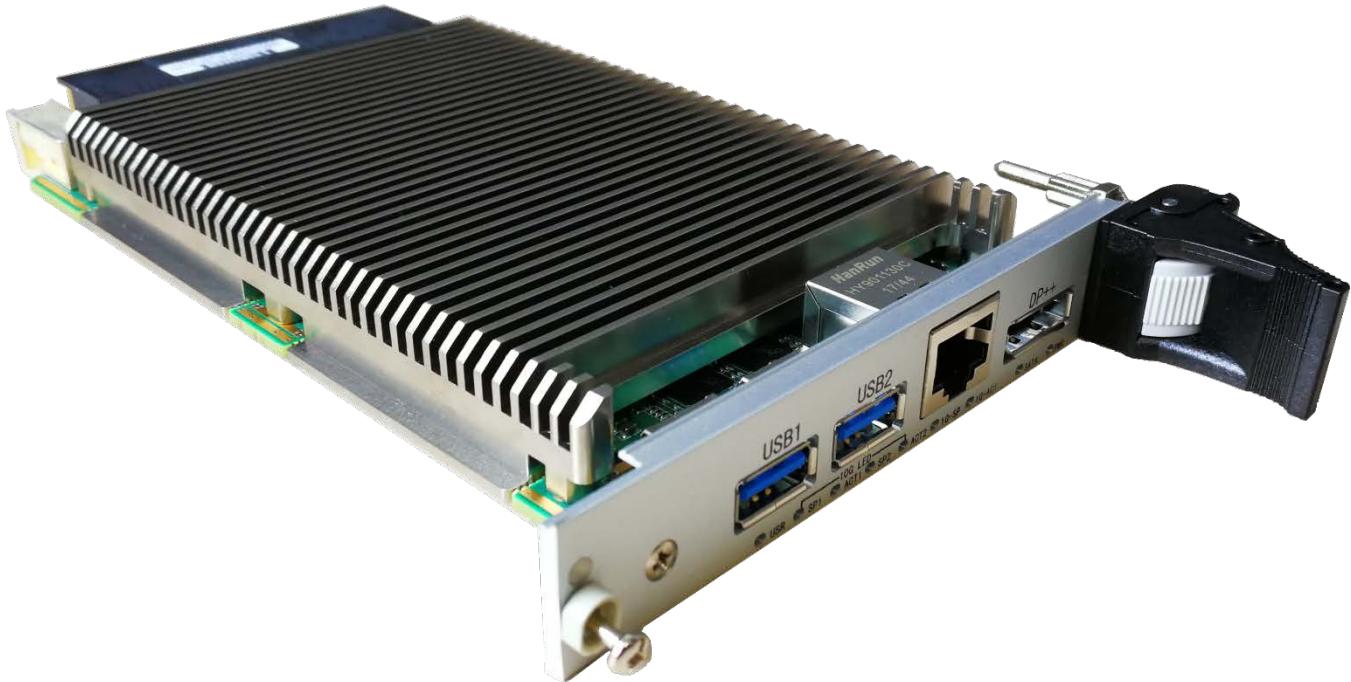


Intel 酷睿 6/7 代 CPU

3U VPX Intel® QM175 主板

VPX-3062 user manul v2.2 2019/3/28



更新历史

版本号	更改描述	时期
v2.2	修改 GPIO 复用功能说明，和寄存器设置。	2019.03.28
v2.1	添加 GPIO 复用功能说明。	2018.11.28
v2.0	添加图片，修改 P2 连接器信号定义及说明。	2018.08.14
v1.0	初始版本。	2018.02.02

目录

更新历史	- 2 -
目录	- 3 -
图表目录	- 5 -
1 介绍	- 7 -
1.1 简介	- 7 -
1.2 功能介绍	- 7 -
1.3 板卡订货类型	- 8 -
1.4 系统框图	- 9 -
1.5 显示接口性能	- 9 -
1.6 功耗	- 10 -
2 结构/安装	- 11 -
2.1 前面板	- 11 -
2.1.1 电源指示灯	- 11 -
2.1.2 硬盘指示灯	- 11 -
2.1.3 网络状态灯	- 11 -
2.1.4 用户控制灯	- 12 -
2.2 RTC 电池安装	- 12 -
3 VPX INTERFACE	- 13 -
3.1 功能	- 13 -
3.1.1 电源供应	- 13 -
3.1.2 电池供电(VBAT)	- 13 -
3.1.3 System Controller(SYS_CON#)	- 14 -
3.1.4 System reset(SYSRESET#)	- 14 -
3.1.5 Module Maskable Reset(MSKRST#)	- 14 -
3.1.6 Non-Volatile Memory Read Only(NVMRO)	- 14 -
3.1.7 System Management Busses(SM[0..3])	- 14 -
3.1.8 Geographical Address Field	- 14 -
3.1.9 JTAG Port(PCIE_CLK_p/n)	- 15 -
3.1.10 Auxiliary Clock(AUX_CLK+/-)	- 15 -
3.1.11 Reference Clock(REF_CLK+/-)	- 16 -
3.1.12 Bussed GPIO(GDISC#)	- 16 -
3.1.13 GPIO 及复用功能	- 17 -
3.2 VPX PCIe 数据通道配置	- 17 -
3.2.1 VPX-P1 PCIe 数据通道配置	- 17 -
3.2.2 VPX-P2 PCIe 数据通道配置	- 18 -
4 存储装置	- 19 -
4.1 DRAM 内存	- 19 -
4.2 BIOS FLASH	- 19 -
4.3 EEPROM	- 19 -

4.4 FRAM	- 19 -
4.5 SATA NANDrive	- 19 -
5 以太网接口	- 20 -
5.1 Intel AMT 网口.....	- 20 -
5.2 JL82599 网卡	- 20 -
6 其它接口	- 21 -
6.1 串口	- 21 -
6.2 BMC 调试接口	- 21 -
6.3 USB 接口.....	- 21 -
6.4 显示接口.....	- 22 -
6.5 TPM	- 22 -
7 BIOS 设置	- 23 -
7.1 进入 BIOS	- 23 -
7.2 板卡序列号.....	- 23 -
7.3 进入 MBEx	- 24 -
8 BMC 控制台	- 25 -
8.1 Shell 控制台操作.....	- 26 -
8.2 SPI 命令	- 27 -
8.2.1 板卡配置寄存器 1	- 28 -
8.2.2 板卡配置寄存器 2	- 29 -
8.2.3 电源时序寄存器	- 30 -
8.2.4 RAM 寄存器	- 30 -
8.2.5 POSTCODE 寄存器.....	- 31 -
8.2.6 板卡配置寄存器 3	- 32 -
8.2.7 PCIE 设备使能	- 33 -
8.2.8 插槽编号寄存器	- 34 -
8.2.9 GPIO 及复用功能	- 35 -
9 LOCAL I/O 功能.....	- 36 -
9.1 Status & Control Register 0	- 37 -
9.2 Status & Control Register 1	- 38 -
9.3 Status & Control Register 2	- 39 -
9.4 RAM index/data Register	- 40 -
9.5 WatchDog wtcon	- 41 -
9.6 WatchDog wtdat	- 42 -
9.7 WatchDog wtcnt	- 43 -
9.8 Status & Control Register 3	- 44 -
9.9 GPIO 控制/状态寄存器	- 45 -
9.10 GPIO 方向控制寄存器	- 45 -
9.11 GPIO 中断控制寄存器	- 46 -
9.12 GPIO 中断状态寄存器	- 46 -

9.13 GPIO 中断屏蔽寄存器	- 47 -
10 引脚定义	- 48 -
10.1 DP 显示接口.....	- 48 -
10.2 USB 3.0 接口	- 49 -
10.3 RJ45 网络接口	- 50 -
10.4 VPX 连接器	- 51 -
10.4.1 VPX P0 Pin-out.....	- 51 -
10.4.2 VPX P1 Pin-out.....	- 52 -
10.4.3 VPX P2 Pin-out.....	- 53 -

图表目录

Figure 1-1 板卡订货类型	- 8 -
Figure 1-2 系统框图	- 9 -
Figure 2-1 前面板示意图	- 11 -
Figure 3-1 RTC 电路图	- 13 -
Figure 3-2 M-LVDS 多点连接.....	- 16 -
Figure 4-1 SATA NANDrive 选型	- 19 -
Figure 6-1 BMC 调试接口.....	- 21 -
Figure 7-1 bios 界面	- 23 -
Figure 7-2 KVM 远程登录	- 24 -
Figure 8-1 Shell 控制台	- 25 -
Figure 8-2 Shell-help 命令	- 26 -
Figure 8-3 Shell-Postcode 读取	- 31 -
Figure 9-1 RW 访问双口 RAM	- 40 -
Figure 10-1 DP 接口图示	- 48 -
Figure 10-2 USB 3.0 接口图示	- 49 -
Figure 10-3 网络 RJ45 接口图示	- 50 -

表格 1-1 显示分辨率	- 9 -
表格 1-2 主板电压电流需求	- 10 -
表格 2-1 网络状态指示灯	- 11 -
表格 3-1 P0 JTAG/PCIE CLK 电阻	- 15 -
表格 3-2 P0 REF_CLK/PCIE CLK 电阻	- 16 -
表格 3-3 GPIO 及复用功能	- 17 -
表格 3-4 VPX-P1 PCIe 数据通道配置	- 17 -
表格 3-5 VPX-P2 PCIe 数据通道配置	- 18 -
表格 6-1 COM 串口引脚复用	- 21 -
表格 8-1 SPI 命令	- 27 -

表格 8-2 板卡配置寄存器 1.....	- 28 -
表格 8-3 板卡配置寄存器 2.....	- 29 -
表格 8-4 电源时序寄存器	- 30 -
表格 8-5 板卡配置寄存器 3.....	- 32 -
表格 8-6 PCIE 设备使能	- 33 -
表格 8-7 插槽编号寄存器	- 34 -
表格 8-8 插槽编号寄存器.....	- 35 -
表格 9-1 I/O Address Map	- 36 -
表格 9-2 Status &Control Register 0.....	- 37 -
表格 9-3 Status &Control Register 1.....	- 38 -
表格 9-4 Status &Control Register 2.....	- 39 -
表格 9-5 Watch Dog Control Register.....	- 41 -
表格 9-6 Watch Dog Data Register	- 42 -
表格 9-7 Watch Dog Count Register.....	- 43 -
表格 9-8 Status & Control Register 3.....	- 44 -
表格 9-9 GPIO Control and Status Register.....	- 45 -
表格 9-10 GPIO Direction Control Register	- 45 -
表格 9-11 GPIO Interrupt Control Register.....	- 46 -
表格 9-12 GPIO Interrupt Status Register	- 46 -
表格 9-13 GPIO Interrupt Mask Register	- 47 -
表格 10-1 DP 接口引脚分配.....	- 48 -
表格 10-2 USB 3.0 接口信号定义	- 49 -
表格 10-3 网络 RJ45 引脚分配	- 50 -
表格 10-4 VPX 连接器型号	- 51 -
表格 10-5 VPX P0 Pin-out	- 51 -
表格 10-6 VPX P1 Pin-out	- 52 -
表格 10-7 VPX P2 Pin-out	- 53 -

1 介绍

1.1 简介

VPX-3062 主板是一款集成 CPU，内存，存储设备以及丰富外设的 3U VPX 标准计算机主板。为高性能计算应用提供高可靠性，高性价比的处理器解决方案。能满足工业控制，军工，通讯，消费类电子等行业的计算机应用。

主板提供多种类型搭配，包括处理器选型，SSD 容量，前出后传模式，散热结构方式等选项。灵活的板卡功能配置，宽温选项等能满足客户应用需求的基础下达到最佳性价比。

主板基于 intel 第 6 代和第 7 代处理器设计，内存最大 16G，并提供丰富的外围接口，单槽单板。

板载存储设备可选最大 64G SSD 固态盘芯片，并 SMT 焊接在板上。

1.2 功能介绍

- 3U VPX(VITA 46.0)单板计算机：
 - 风冷散热器
 - 3U VPX 0.8-inch 槽或者 1-inch 槽位
- 兼容 OpenVPX 标准
- 支持 6/7 代 Intel 酷睿处理器
 - 可选 2、4 核心处理器
 - 可选 i3, i5, i7 档次处理器
- 最大支持 16Gbytes 表贴 DDR4-2133 内存，带 ECC
- 提供灵活可配置 PCIE 总线(VITA 46.4)
 - 1 个 x8, 1 个 x4 或者 3 个 x4 PCIE 端口
 - 速率支持 Gen1,Gen2 和 Gen3
- 控制台接口(VITA 46.6,VITA 65)支持：
 - 1 路 1000BASE-T
 - 2 路 10GBASE-KR or 1000BASE-BX 接口，也可以配置为 SFP+端口
- 1 路千兆以太网接口通过前面板引出
 - 其中 1 路网口可以选择前面板引出还是后传引出
- 多达 4 路 SATA 接口从后传引出
- 板载 NAND Flash 存储芯片，最大支持 64GB
- 8 路 GPIO，2 路串口 (2 路串口可配置为 RS232,RS422 or RS485 电平)
- 6 路 USB 2.0 和 3 路 USB 3.0 接口
- 3 路显示接口：
 - 前面板 1 路 DP 接口，支持 DP++特性
 - 后传 2 路 DP 接口，可配置为 HDMI 或 DVI
- 板级管理 IPMI 支持
- 支持 TPM 可信计算机模块，包括国产 TPM 芯片
- 宽温级-40°C ~ +65°C 产品供应
- 看门狗和长时间计时器支持

1.3 板卡订货类型

本主板提供多种类型搭配，用以提供最佳性价比特性。CPU，内存，板载电子盘，网卡数量，结构，均支持删减。所有产品均为宽温版本，能满足-40°C ~ +65°C稳定正常工作。

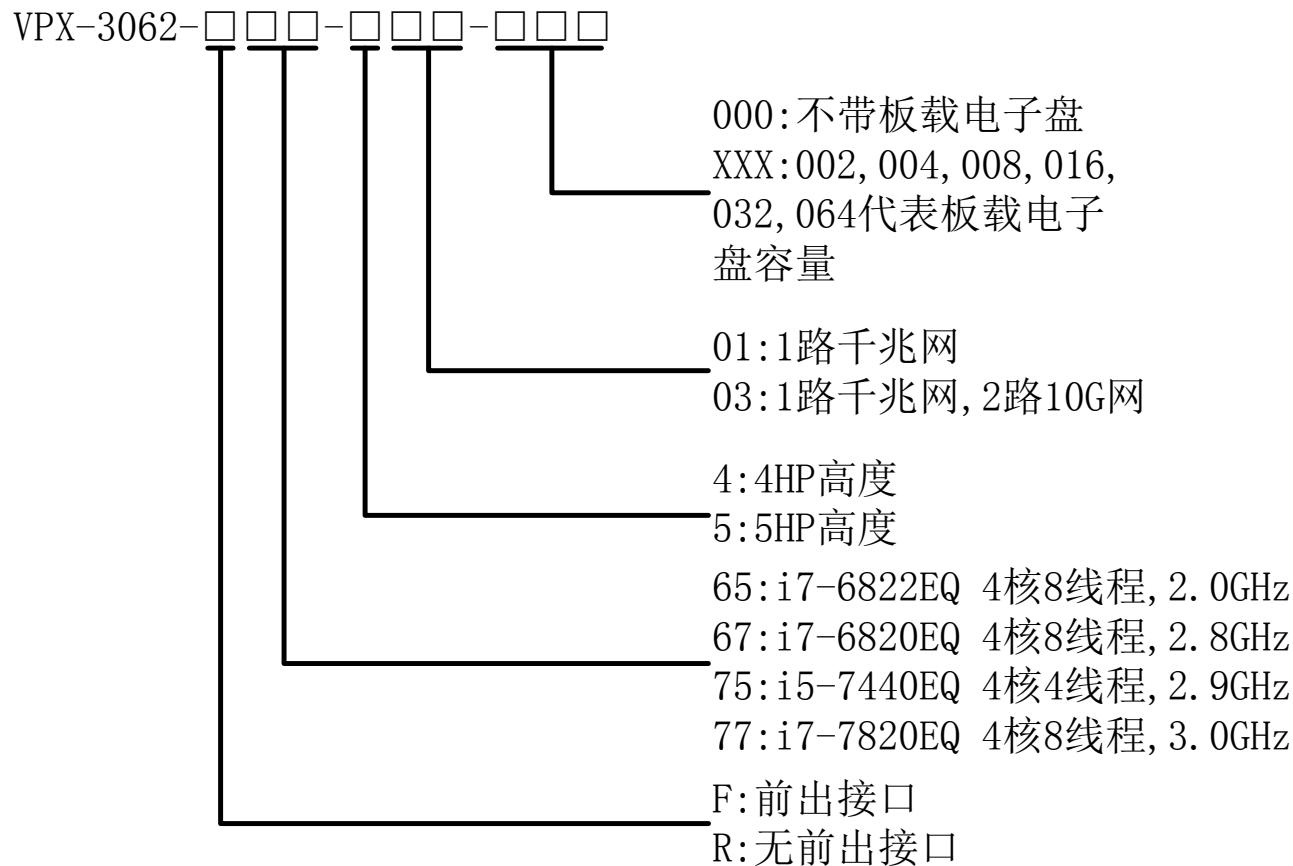


Figure 1-1 板卡订货类型

1.4 系统框图

系统框图中 TPM 模块为选焊部分，默认不焊接。

i219 网卡支持前出和后出模式选择。

板载 SATA 电子盘和 P2 连接器上的 SATA3 不能同时选择。

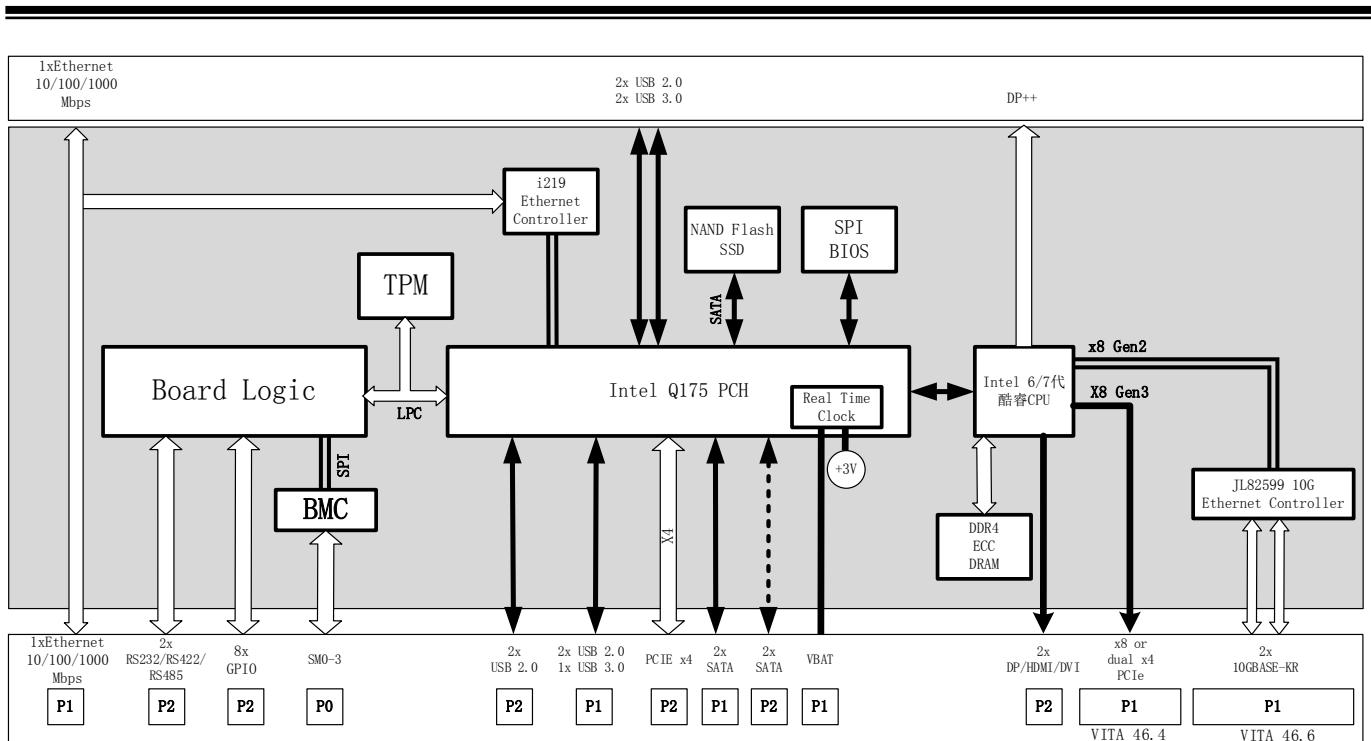


Figure 1-2 系统框图

1.5 显示接口性能

本主板提供 3 通道显示接口，其中 1 路 DP++ 接口从前面板引出，另外两路 DP 接口从 VPX 连接器的 P2 接口引出。显示支持 3 屏同时显示，支持的分辨率如下：

CPU	接口 1	接口 2	接口 3	显示器 1 最大分辨率	显示器 2 最大分辨率	显示器 3 最大分辨率
酷睿 6 代	DP0	DP1	DP2	4096x2304@60Hz	4096x2304@60Hz	4096x2304@60Hz
酷睿 7 代	DP0	DP1	DP2	4096x2304@60Hz	4096x2304@60Hz	4096x2304@60Hz

表格 1-1 显示分辨率

NOTE:

显示性能在双通道 DDR4-2133 运行条件下测得；

HDMI@30Hz 最大显示分辨率为：4096x2160。

1.6 功耗

主板功耗主要跟搭配的 CPU 有关系，选用不同 CPU 功耗不同，主板性能也有差别。

主板需要电压 VS1=12V , VS2=NC , VS3=5V , 3.3V AUX(可选)。

处理器	功能	+12V		+5V		+3.3V AUX		总功率
		典型	最大	典型	最大	典型	最大	
i7-6822EQ	4核8线程，2.0GHz。	2A	2.5A	3A	3.5A	0.4A	0.6A	40W
i7-6820EQ	4核8线程，2.8GHz。	3.5A	4A	3A	3.5A	0.4A	0.6A	60W
i5-7440EQ	4核4线程，2.9GHz。	3.5A	4A	3A	3.5A	0.4A	0.6A	60W
i7-7820EQ	4核8线程，3.0GHz。	3.5A	4A	3A	3.5A	0.4A	0.6A	60W

表格 1-2 主板电压电流需求

NOTE:

以上功率包含板载 16Gbytes DDR4 内存。

2 结构/安装

2.1 前面板

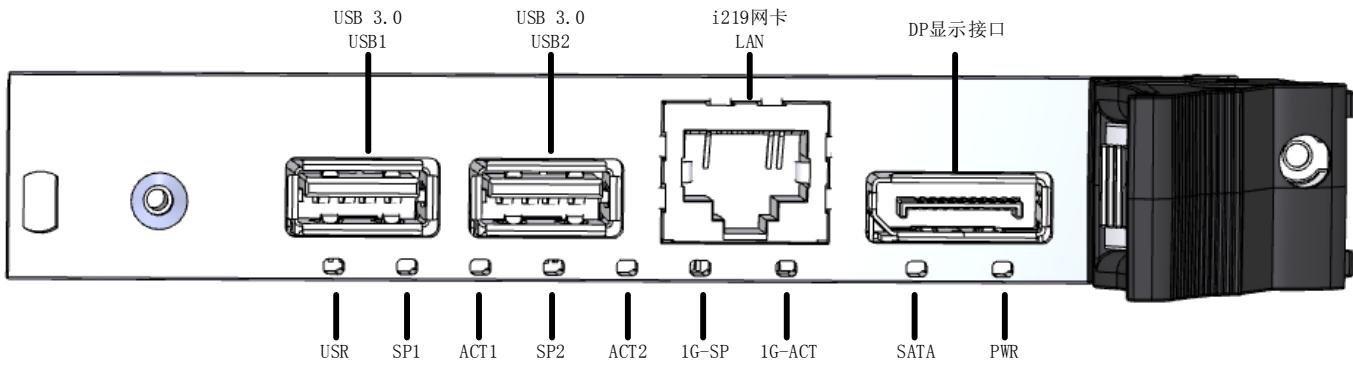


Figure 2-1 前面板示意图

2.1.1 电源指示灯

PWR 灯(红色)是电源指示灯，当主板一切电源都正常时亮红灯。当主板电源异常时以大约 500ms 周期闪烁，代表主板电源故障。

NOTE:

当主板进入休眠或者睡眠状态时，由于 CPU 核电会被关闭，电源指示灯也会闪烁，用于提示主板成功进入休眠或睡眠状态。

2.1.2 硬盘指示灯

SATA 灯(绿色)是硬盘指示灯，当系统有对硬盘进行读写时，此灯闪烁。

2.1.3 网络状态灯

LAN0 i219 网卡	1G-SP(黄色)		亮：1000M 连接 灭：10M , 100M or 未连接
	1G-ACT(绿色)		闪烁：有数据收发
JL82599 网卡	10GLAN0	SP1(黄色)	常亮：1G/10G 连接
		ACT1(绿色)	闪烁：有数据收发
	10GLAN1	SP2 (黄色)	常亮：1G/10G 连接
		ACT2(绿色)	闪烁：有数据收发

表格 2-1 网络状态指示灯

2.1.4 用户控制灯

USR 灯(绿色)是用户控制灯，用户可以通过 IO 地址操作寄存器设置此灯是亮还是灭。请查看寄存器说明章节查看此灯的具体操作方法“[状态寄存器 3](#)”。

2.2 RTC 电池安装

主板上有 RTC 电池座可以安装标准 CR2032 钮扣电池，供主板 RTC 电路使用。为了便于主板长时间存放和快递运输，主板默认不安装电池，由用户自行采购电池安装。用户安装电池时注意安装正确的安装方法，不要损坏电池插座。

安装时应当将 CR2032 电池的一端斜向插入电池座带金属卡口的一端，再按压另外一端压入塑料卡扣。

3 VPX INTERFACE

本 VPX 主板提供了符合标准 VPX 接口的 P0,P1,P2 连接器。满足 OpenVPX System Specifications(VITA 65)。下列章节描述了详细的各个接口功能。

3.1 功能

3.1.1 电源供应

主供电电源为 VS1(12V)和 VS3(5V)电源供电输入。12V 电源用于主板处理器，内存等大功率器件供电，5V 电源用于芯片组和其它外设功能等。

3.3V_AUX 电轨给板上的 BMC 电路和电源监控芯片供电。

-12V_AUX 没有使用。

+12V_AUX 没有使用。

3.1.2 电池供电(VBAT)

主板的 RTC 电路供电可以由 3 路电源提供，主板 3.3V 供电正常的时候优先使用外部 3.3V 电源，当主板 3.3V 断开时，由板上的 RTC 电池供电，此外 VPX P1.G3 脚提供的 VBAT 供电引脚还可以通过后传卡电池供电。原理图设计如下：

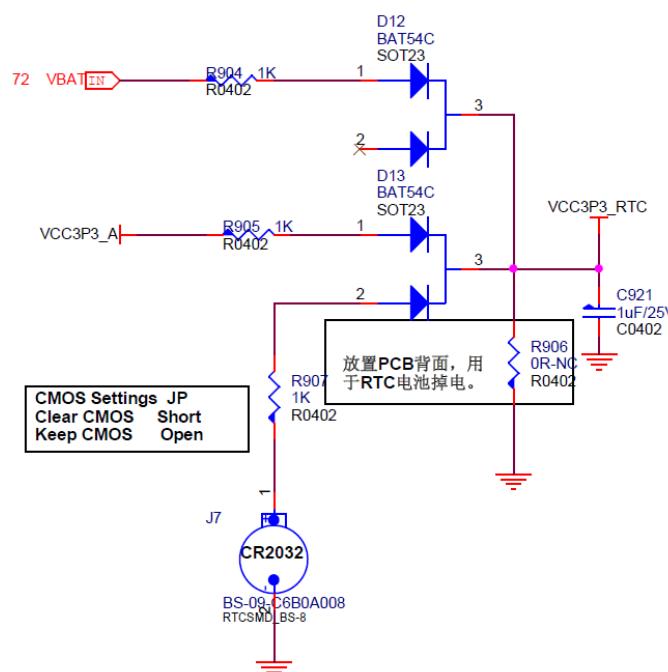


Figure 3-1 RTC 电路图

3.1.3 System Controller(SYS_CON#)

板卡根据此信号监测当前槽位是系统槽还是外围槽。

0=系统槽，1=外围槽。

3.1.4 System reset(SYSRESET#)

VPX 基础标准中引脚(P0.B4)是一个 SYSRESET#引脚，此引脚的功能可以由 BMC 配置其使能或禁用。

当本板为系统槽时：

1.BMC 配置 VPX SYSRST EN 寄存器位=1，使能其功能，那么 SYSRESET#引脚为一个输出引脚，被连接到主板内部的 PLTRST#信号上，可以用于复位外围卡设备。

2.BMC 配置 VPX SYSRST EN 寄存器位=0，禁用其功能，那么 SYSRESET#引脚输出高阻态，板内有 10K 电阻上拉到 3.3V 电压。

当本板为外围槽时：

1.BMC 配置 VPX SYSRST EN 寄存器位=1，使能其功能，那么 SYSRESET#引脚为一个输入引脚，被连接到主板内部的 SYSTEM_RST#信号上，其低电平复位本主板。

2.BMC 配置 VPX SYSRST EN 寄存器位=0，禁用其功能，那么 SYSRESET#引脚会被忽略。

3.1.5 Module Maskable Reset(MSKRST#)

VPX 基础标准中引脚(P1.G15)是一个 MSKRST#引脚，MSKRST#引脚的低电平会引起主板复位。

此引脚的功能可以由 BMC 配置其使能或禁用。

3.1.6 Non-Volatile Memory Read Only(NVMRO)

VPX NVMRO 信号从背板(P0.A4)连接到各个插槽板卡，用于控制板卡是否可以写入数据到非易失性存储器。

如果本板是系统槽位，NVMRO 信号通过 BMC 控制器置位高低电平。

如果本板是外围槽位，NVMRO 为输入引脚。

NVMRO 为高电平时，外围槽的非易失性存储器将被写保护。

NVMRO 为低电平时，外围槽的非易失性存储器可以被写入。

3.1.7 System Management Busses(SM[0..3])

SM[0..3]被设计为两组支持 IPMI 协议的 I2C 总线。其中 SM0,SM1 为 1 组，SM2,SM3 为 1 组。SM0 和 SM2 是 clk，SM1 和 SM3 是 data。

3.1.8 Geographical Address Field

主板提供 GA[0..4],GAP#用于板卡插槽位号识别。

3.1.9 JTAG Port(PCIE_CLK_p/n)

本主板不提供 JTAG 信号。其中 JTAG 信号的 P0.D7,P0.E7 可以通过选焊 0 欧姆电阻提供 1 路标准 PCIE_CLK 信号，供其它设备使用。默认 0 欧姆电阻已经焊接。

电阻位号为 R680,R681 (0402 , 0Ω) , 在 PCB 背面。

位号	封装/值	top/bot	功能	默认	说明
R680	R0402/0Ω	背面	PCIE_CLK_P	焊接	100MHz PCIE CLK 正端
R681	R0402/0Ω	背面	PCIE_CLK_N	焊接	100MHz PCIE CLK 负端

表格 3-1 P0 JTAG/PCIE CLK 电阻

3.1.10 Auxiliary Clock(AUX_CLK+/-)

当主板位于系统槽位时，VPX 的 P0 口的 RES_BUS+/-引脚输出一对差分秒信号 (1PPS) 。可以用于系统定时等功能。

当主板位于外设槽位时，此引脚为输入状态，接收外部 1PPS 信号，被送入主板上的 CPLD 器件，但是没有做任何功能。

此信号满足 TIA/EIA-899 规范，为 M-LVDS 电气特性，支持多点连接特性，详细介绍参考 4.1.11 章节的介绍。

3.1.11 Reference Clock(REF_CLK+/-)

VPX 的 P0 连接器引脚 P0.E8 和 P0.F8 按照标准 VPX 规范提供 1 对 25MHz 时钟用于系统时钟同步。本主板通过 0 欧姆电阻选焊，可以将此时钟复用为提供 1 路 PCIE CLK 信号，供 PCIE 设备使用。可以通过 0 欧姆电阻选择输出 25MHz 或者 100MHz。默认焊接了输出 25MHz 时钟电阻。

位号	封装/值	top/bot	功能	默认	说明
R1122	R0402/0Ω	背面	25MHz_CLK+	焊接	25MHz CLK 正端
R1121	R0402/0Ω	背面	25MHz_CLK-	焊接	25MHz CLK 负端
R1152	R0402/0Ω	背面	PCIE_CLK+	空	100MHz PCIE CLK 正端
R1153	R0402/0Ω	背面	PCIE_CLK-	空	100MHz PCIE CLK 负端

表格 3-2 P0 REF_CLK/PCIE CLK 电阻

当主板位于系统槽位时，主板输出 25MHz 时钟信号到背板。

当主板位于外设槽位时，此对引脚为输入状态，可以接收外部 25MHz。

当选焊 25MHz 时钟电阻时，此对信号按照 VPX 规范 VITA 65-R2012 标准提供的是 M-LVDS 电平信号，满足 TIA/EIA-899 规范。M-LVDS 信号是基于 LVDS 标准的改进版本，支持一对多双向通讯，如下图所示应用关系，用于 VPX 系统中时钟源同步，降低系统的电磁干扰环境。

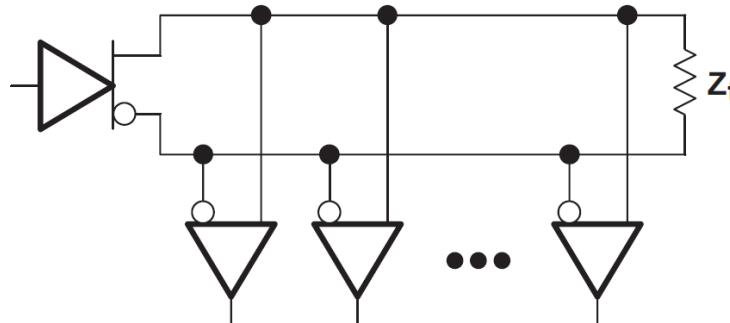


Figure 3-2 M-LVDS 多点连接

3.1.12 Bussed GPIO(GDISC#)

按照 OpenVPX 标准，引脚(P1.G1)是 GDISC#信号。这个信号输入到主板，一个下降沿将触发产生 IRQ5 中断。

3.1.13 GPIO 及复用功能

主板 VPX-P2 连接器定义了 8 路 GPIO。3.3V-LVTTL 电平板内有 4.7K 电阻上拉到 3.3V。当 GPIO 设置为输入口时，GPIO 信号的变化可以产生中断，中断号为 IRQ5。

另外 GPIO 的 8 根引线支持配置为其它功能，比如[电源状态指示灯](#)，[硬盘读写指示灯](#)，串口，SFP 控制信号。此配置功能可以通过 BMC 的 SPI 命令配置：“[GPIO 及复用功能](#)”，复用功能如下表所示：

GPIO	GPIO 功能	复用功能 3 (bit:pwr_gpio)	复用功能 2 (bit:sfp_gpio)	复用功能 1 (bit:com_gpio)
7	GPIO7	电源状态指示灯	SFP_SCL0	
6	GPIO6	硬盘读写指示灯	SFP_SDA0	
5	GPIO5		MOD_ABS0	C1_RXD
4	GPIO4		RS0/RS1_DRIVE0	C1_TXD
3	GPIO3		SFP_SCL1	C1_RTS
2	GPIO2		SFP_SDA1	C0_RXD
1	GPIO1		MOD_ABS1	C0_TXD
0	GPIO0		RS0/RS1_DRIVE1	C0_RTS

表格 3-3 GPIO 及复用功能

3.2 VPX PCIe 数据通道配置

本主板 CPU 提供 2 个 x8 PCIe 数据通道，其中 1 路 x8 被用于板内 10G 网卡芯片使用，另外 1 路 x8 被引到 VPX 连接器 P1 上，可以配置为 1 路 x8-lane 端口，2 路 x4-lane 端口。下表列出了可以配置的模式，通过配置电阻 R39 对其进行设置，出厂 R39 电阻未焊接，pcie 为 x8 端口。R39 在 PCB 背面。

3.2.1 VPX-P1 PCIe 数据通道配置

配置模式			VPX P1 连接器				
x8 端口 不焊接 R39	x4 端口 焊接 R39(1K)	通道	Lane8	P1.A1	P1.B1	P1.D1	P1.E1
1x8	1x4	Lane9	P1.B2	P1.C2	P1.E2	P1.F2	
		Lane10	P1.A3	P1.B3	P1.D3	P1.E3	
		Lane11	P1.B4	P1.C4	P1.E4	P1.F4	
		Lane12	P1.A5	P1.B5	P1.D5	P1.E5	
	1x4	Lane13	P1.B6	P1.C6	P1.E6	P1.F6	
		Lane14	P1.A7	P1.B7	P1.D7	P1.E7	
		Lane15	P1.B8	P1.C8	P1.E8	P1.F8	

表格 3-4 VPX-P1 PCIe 数据通道配置

3.2.2 VPX-P2 PCIe 数据通道配置

本主板 VPX 连接器 P1 上提供 1 个 x4 PCIe 数据通道，由 PCH 芯片引出。通过 BIOS 可以配置为：

4x1 4 个 pcie x1 端口；

1x2 , 2x1 1 个 pcie x2 端口，2 个 pciex1 端口，其中 lane1 , 2 为 x2 , lane3 , 4 为两个 x1 ；

2x2 2 个 pciex2 端口，其中 lane1 , 2 为 x2 , lane3 , 4 为 x2 ；

1x4 1 个 pciex4 端口。

下表列出了可以配置的模式。

配置模式				VPX P2 连接器			
x4 端口	x2 端口	x1 端口	通道	Lane1	P2.A11	P2.B11	P2.D11
x4	x2	x1	Lane1	P2.A11	P2.B11	P2.D11	P2.E11
		x1	Lane2	P2.B12	P2.C12	P2.E12	P2.F12
	x2	x1	Lane3	P2.A13	P2.B13	P2.D13	P2.E13
		x1	Lane4	P2.B14	P2.C14	P2.E14	P2.F14

表格 3-5 VPX-P2 PCIe 数据通道配置

4 存储装置

4.1 DRAM 内存

主板支持双通道 DDR4-2133 内存，带 ECC 功能。容量标准版本为 16GBytes，可以选配 8GBytes 版本降低成本。内存跟随主板的 S3,S4/S5 状态降低电源功耗。

4.2 BIOS FLASH

主板为 CPU 提供了 1 颗 SPI 接口的 128M-bit 容量 FLASH 芯片，供 BIOS 程序使用。

4.3 EEPROM

主板提供了 1 片 EEPROM，容量为 2K-bit。用于主板序列号存储等重要信息，由工厂生产控制内容，用户不能对其进行写入操作。其 I2C 地址为 0xA8/A9。

网卡 JL82599 芯片搭配 1 颗 128K-bit 容量的 EEPROM 用于网卡芯片的配置和 MAC 地址存储。

4.4 FRAM

主板通过 SMBUS 总线扩展了 1 片 FRAM 芯片，芯片型号 MB85RC1MT，提供了 1M (128 K × 8) Bit 存储容量，可以用于存储用户参数，支持掉电保存。其 I2C 地址为 0xAC/AD 和 0xAE/AF。

4.5 SATA NANDrive

主板板载了一颗 GreenLiant 公司的 SATA NANDrive 芯片，可以提供 2G , 4G , 8G , 16G , 32G , 64G 容量的存储空间，可以用于用户安装系统，运行程序，存储数据等。不同的容量选择和 SLC , MLC 版本芯片价格不同，需要用户根据需求选配。如下图所示可选型号：

Product	Capacity	Voltage	Interface	NAND Configuration	Temperature Range	Package Type
GLS85LS1002A	2 GB	1.2 and 3.3	SATA I / II	2 bits per cell (MLC)	Commercial (0°C to +70°C) Industrial (-40°C to +85°C)	BGA (14 x 24 x 1.95 mm)
GLS85LS1002P	2 GB	1.2 and 3.3	SATA I / II	1 bit per cell (SLC)	Industrial (-40°C to +85°C)	BGA (14 x 24 x 1.95 mm)
GLS85LS1004A	4 GB	1.2 and 3.3	SATA I / II	2 bits per cell (MLC)	Commercial (0°C to +70°C) Industrial (-40°C to +85°C)	BGA (14 x 24 x 1.95 mm)
GLS85LS1004P	4 GB	1.2 and 3.3	SATA I / II	1 bit per cell (SLC)	Industrial (-40°C to +85°C)	BGA (14 x 24 x 1.95 mm)
GLS85LS1008B	8 GB	1.2 and 3.3	SATA I / II	2 bits per cell (MLC)	Commercial (0°C to +70°C) Industrial (-40°C to +85°C)	BGA (14 x 24 x 1.95 mm)
GLS85LS1008P	8 GB	1.2 and 3.3	SATA I / II	1 bit per cell (SLC)	Industrial (-40°C to +85°C)	BGA (14 x 24 x 1.95 mm)
GLS85LS1016B	16 GB	1.2 and 3.3	SATA I / II	2 bits per cell (MLC)	Commercial (0°C to +70°C) Industrial (-40°C to +85°C)	BGA (14 x 24 x 1.95 mm)
GLS85LS1016P	16 GB	1.2 and 3.3	SATA I / II	1 bit per cell (SLC)	Industrial (-40°C to +85°C)	BGA (14 x 24 x 1.95 mm)
GLS85LS1032B	32 GB	1.2 and 3.3	SATA I / II	2 bits per cell (MLC)	Commercial (0°C to +70°C) Industrial (-40°C to +85°C)	BGA (14 x 24 x 1.95 mm)
GLS85LS1032P	32 GB	1.2 and 3.3	SATA I / II	1 bit per cell (SLC)	Industrial (-40°C to +85°C)	BGA (14 x 24 x 1.95 mm)
GLS85LS1064B	64 GB	1.2 and 3.3	SATA I / II	2 bits per cell (MLC)	Commercial (0°C to +70°C) Industrial (-40°C to +85°C)	BGA (14 x 24 x 1.95 mm)

Figure 4-1 SATA NANDrive 选型

5 以太网接口

本主板提供 1 路千兆以太网，2 路 10G 万兆以太网。其中前面板使用 RJ45 连接器引出 1 路，后传 1 路千兆网和 2 路万兆网。

5.1 Intel AMT 网口

Intel AMT 其全称为 INTEL Active Management Technology(英特尔主动管理技术)，它实质上是一种集成在芯片组中的嵌入式系统，不依赖特定的操作系统，这也是 IAMT 与远程控制软件最大的不同。该技术允许 IT 经理们远程管理和修复联网的计算机系统，而且实施过程是对于服务对象完全透明的，从而节省了用户的时间和计算机维护成本。

本主板提供的 1 路千兆以太网口支持 AMT 功能，由板载网卡芯片 I219 提供。通过 BIOS 设置能支持 AMT 功能，包括网络远程监控，BIOS 远程刷新等功能。

此网卡可以通过 BMC 配置由前面板引出或后传引出。

5.2 JL82599 网卡

主板通过 PCIE x8 连接 intel 网卡芯片 JL82599 扩展出 2 路万兆以太网光口。均通过 VPX 连接器后传引出。两路万兆以太网光口支持 10GBASE-KR，1000BASE-BX，SFP+ 标准。

6 其它接口

6.1 串口

主板提供总共 2 路串口。

占用地址 COM1:3F8/IRQ4 , COM2:2F8/IRQ3。串口为标准 16550 标准串口设备，最大支持波特率 115200bps。两个串口均支持 RS232,RS422,RS485 电平，工作模式由 BMC 控制。

串口引脚复用功能如下，当配置为 RS422 或者 RS485 模式下时，由 RTS#做数据流控制：

VPX-P2 PIN	RS232	RS422	RS485
G1	C0_RTS#	C0_RX-	
G5	C0_CTS#	C0_TX-	C0_RTDX-
G3	C0_TXD	C0_RX+	
G7	C0_RXD	C0_TX+	C0_RTDX+
G9	C1_RTS#	C1_RX-	
G13	C1_CTS#	C1_TX-	C1_RTDX-
G11	C1_TXD	C1_RX+	
G15	C1_RXD	C1_TX+	C1_RTDX+

表格 6-1 COM 串口引脚复用

6.2 BMC 调试接口

主板带 BMC 管理芯片，可以通过主板背面的调试接口进入 BMC 控制台，对主板的初始化设置进行配置。其接口需要专用的调试转接线缆和转接板。接口位于电路板背面的边缘位置，便于使用。

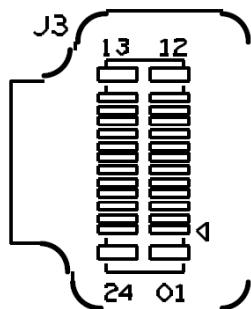


Figure 6-1 BMC 调试接口

6.3 USB 接口

主板提供 6 路 USB 2.0 , 3 路 USB 3.0 接口。其中 2 路 USB 3.0 通过前面板引出。另外 USB 接口通过 VPX 连接器的 P1,P2 引出。其中前面板的每个 USB 3.0 连接器均包含 1 路 USB 2.0 和 1 路 USB 3.0 信号。

6.4 显示接口

主板支持 3 路显示接口，其中前面板提供 1 路 DP++ 接口，另外两路 DP 接口通过 VPX 连接器后传。

其中后传两路 DP 接口可以被配置为 HDMI 或 DVI 接口。

6.5 TPM

主板提供了 TPM 器件电路，支持可信计算机应用，其中 TPM 器件支持国产 TPM 产品，该选项为选配选项，
默认 TPM 器件不焊接。

7 BIOS 设置

主板使用 AMI bios , 支持如下功能 :

7.1 进入 BIOS

主板开机时按 DEL 键进入 BIOS。

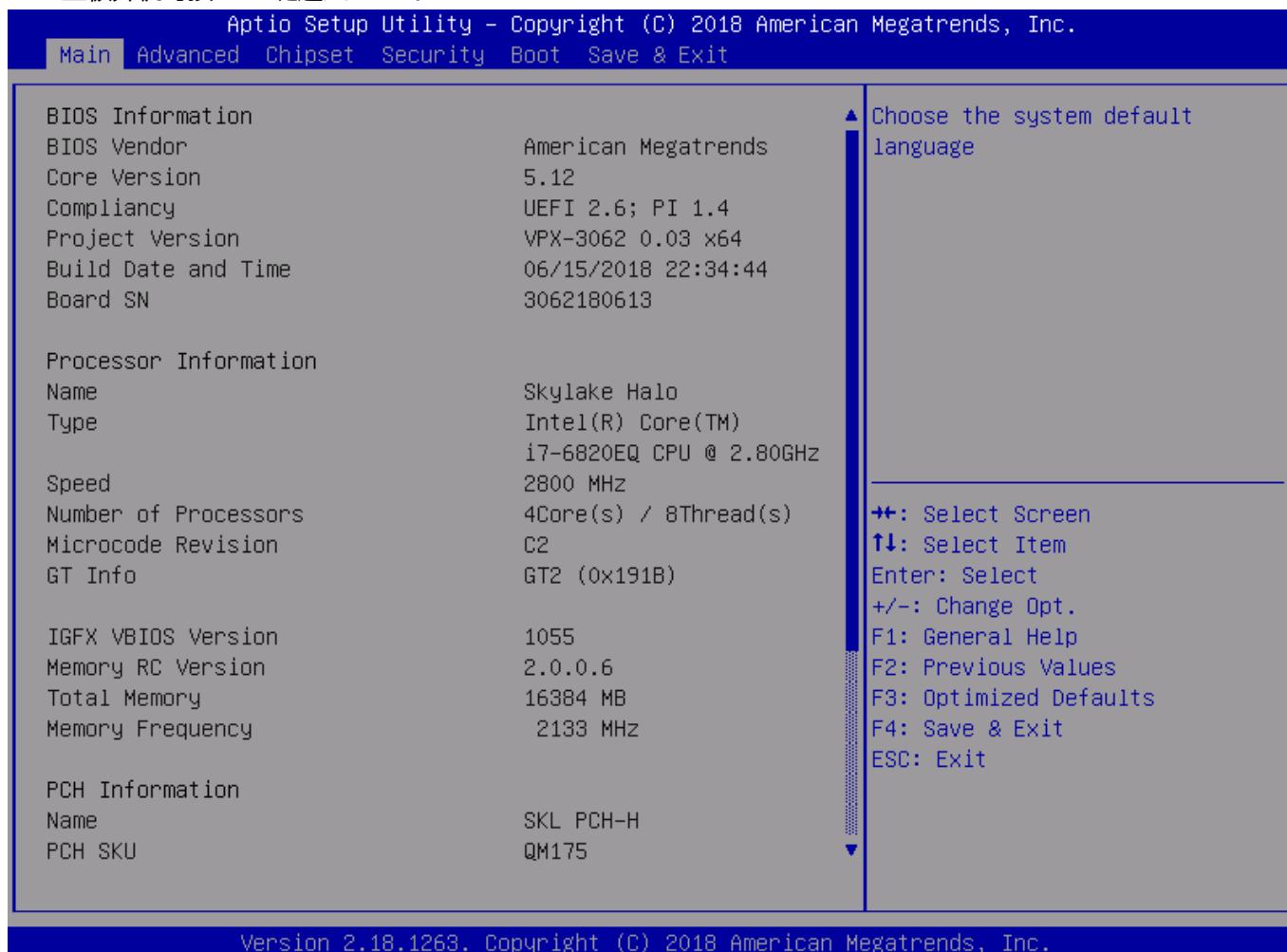


Figure 7-1 bios 界面

7.2 板卡序列号

主板 BIOS MAIN 界面会显示板卡序列号，总共 10 个字符串，不允许更改。

Board SN:3062180613

3062:板卡名称

18:生产年份

06:生产月份

13:生产序号

Build Date and Time	06/15/2018 22:34:44
Board SN	3062180613

7.3 进入 MBEx

Intel AMT 其全称为 INTEL Active Management Technology(英特尔主动管理技术)，它实质上是一种集成在芯片组中的嵌入式系统，不依赖特定的操作系统，这也是 iAMT 与远程控制软件最大的不同。该技术允许 IT 经理们远程管理和修复联网的计算机系统，而且实施过程是对于服务对象完全透明的，从而节省了用户的时间和计算机维护成本。

这项技术可以不依赖软硬件的实时状态而独立进行开机、维护、关机等操作，即使在一个死机、关机或蓝屏甚至是已经关闭的系统上仍然可以工作，当然，进入 BIOS 进行操作也是不在话下。

iAMT 技术主要解决的问题是对那些远离 IT 管理维护人员的系统进行远程的修复和维护。借助于 iAMT 系统管理员可以远程安装设置操作系统，下载升级软件，甚至在远端系统关闭，操作系统瘫痪或者硬盘出现故障时仍旧完成故障调查以及修复工作。这样可以为企业节省大量的用于管理维护计算机系统的支出和时间。

本主板硬件设计和 BIOS 已经支持 AMT 功能，可以通过前面板 LAN1 的 RJ45 连接器连接，通过 intel 的 vPro 技术远程登录计算机。能进行任何操作，包括 BIOS 界面设置，BIOS 更新，安装系统等功能。

要启用此功能，需要 BIOS 中先进行设置操作，才能成功进行远程登录。主板开机启动的时候按“ctrl+p”进入 MBEx 设置界面。第一次进入默认密码为“admin”，登录后需要重新修改新密码，新密码设置要求设置复杂难度的密码，需要满足大写字母，小写字母，数字，符号，不少于 8 个字符。

下图所示即为设置好远程登录密码和 IP 地址后，管理机通过网络远程登录目标主机的截图情况。

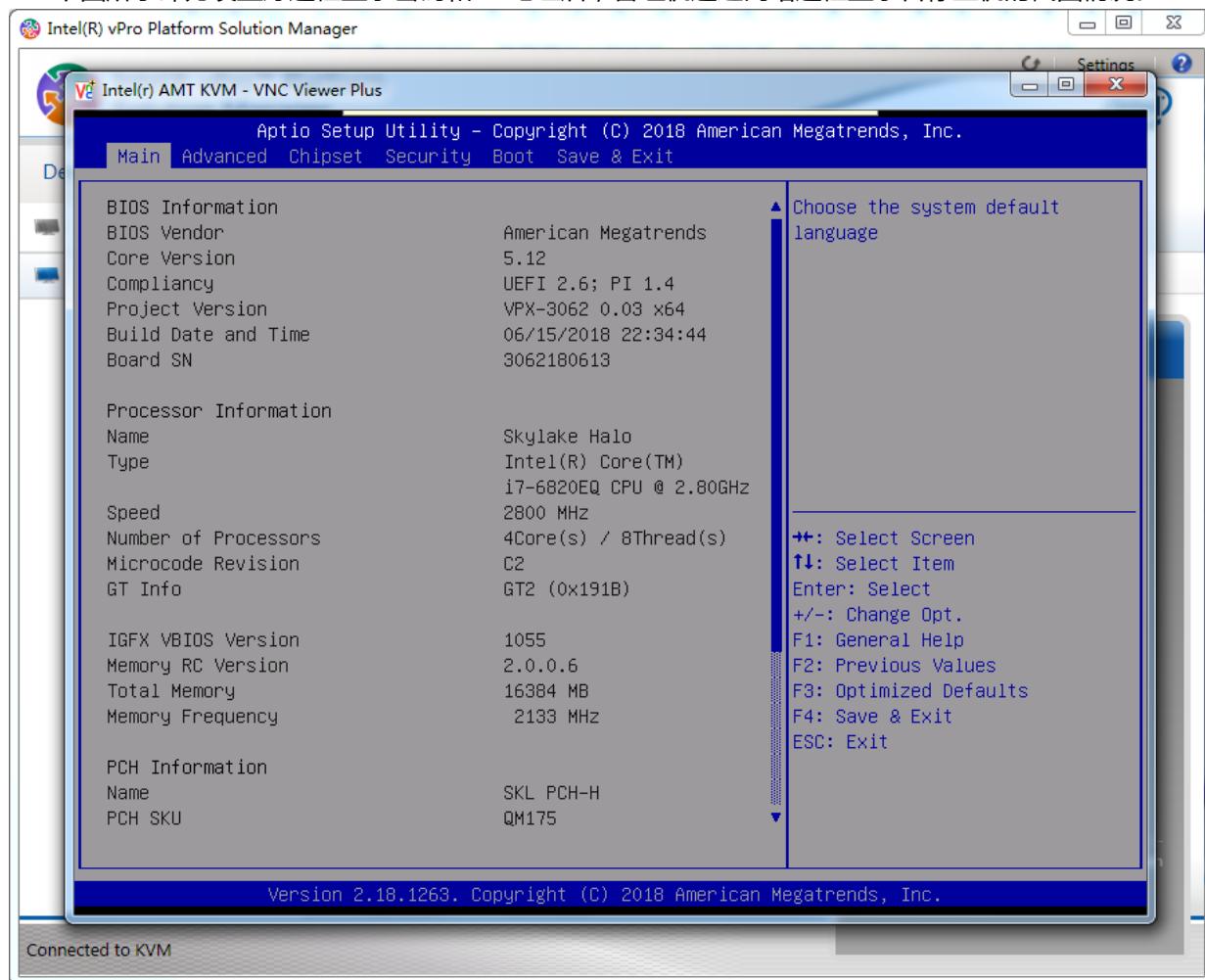


Figure 7-2 KVM 远程登录

8 BMC 控制台

主板上有 BMC 管理芯片可以监控主板的一些信号状态，也可以通过 BMC 来预先设置主板功能。比如网卡的前后切换，串口模式选择等。BMC 的操作、设置都是通过专用调试接口通过一个基于串口的 shell 命令控制台来完成的。串口连接速率为 115200,8,0,1

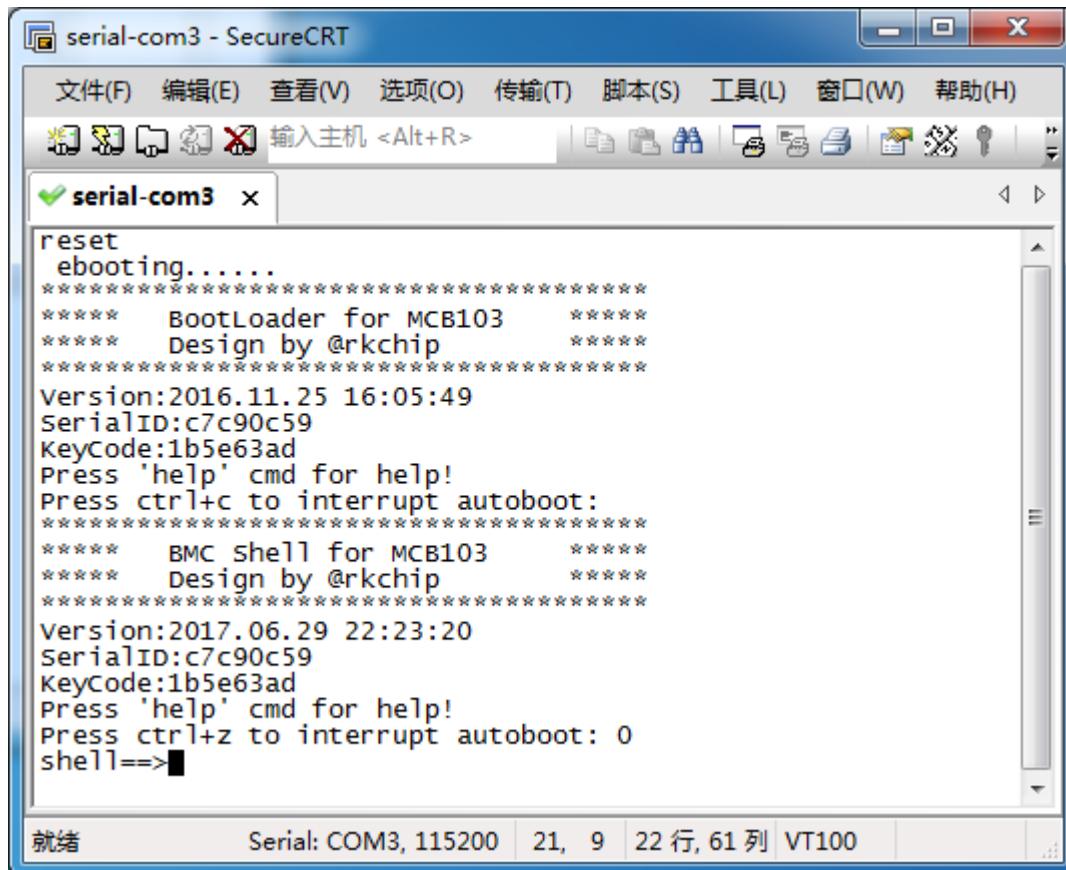


Figure 8-1 Shell 控制台

8.1 Shell 控制台操作

推荐使用串口超级终端通过板上的专用调试接口，引出 BMC 的串口，通过专用调试转接小板转为 USB 接口，与调试机连接。

在控制台中直接输入 ASCII 码字符进行交互。

shell 提供了丰富多样的操作命令，键入 help 会打印出帮助信息。

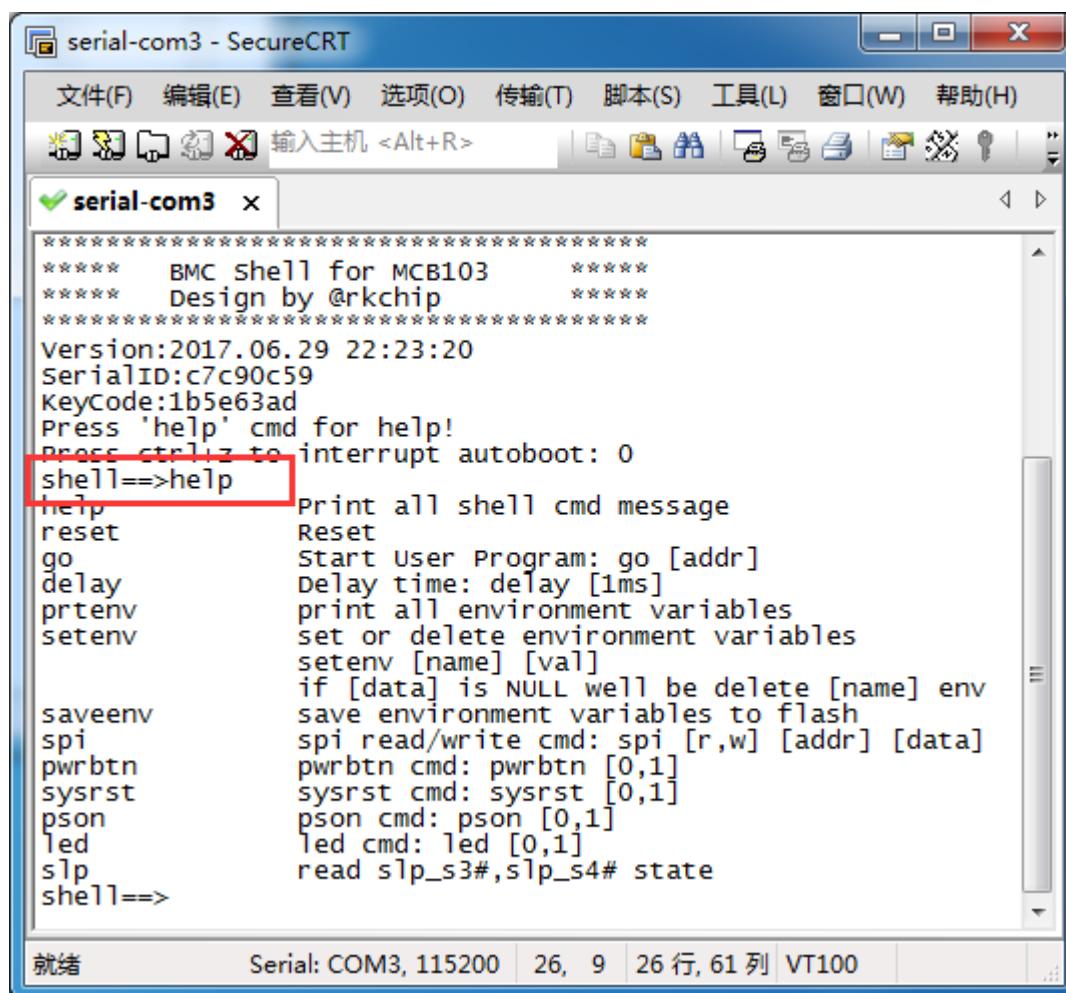


Figure 8-2 Shell-help 命令

8.2 SPI 命令

BMC 通过 SPI 总线访问 CPLD 芯片的寄存器。SPI 总线为 8 位操作，在 BMC 的 shell 中操作命令为 spi 操作命令。

地址	描述
0x00	板卡配置寄存器 1
0x01	板卡配置寄存器 2
0x02	电源时序寄存器
0x03	RAM 地址寄存器
0x04	RAM 数据寄存器
0x05	POSTCODE 寄存器
0x06	板卡配置寄存器 3
0x07	PCIE 设备使能
0x08	插槽编号寄存器
0x09	GPIO 及复用功能

表格 8-1 SPI 命令

RW-Read/Write

RO-Read Only

RC-Read/Clear-writing 0 to this bit will clear it to 0;writing 1 will leave it unchanged.

RS-Read/Set-writing 0 to this bit will leave it unchanged,writing 1 will set to 1.

8.2.1 板卡配置寄存器 1

Register		板卡配置寄存器 1		
Address		0x00		
Bit	Access	Name	Reset value	Description
7	RO	SYS_CON	1	报告主板当前插槽状态。 0=系统槽 1=外围槽
6	RW	NVMRO	0	当主板为系统槽时，控制 NVMRO 状态 0=写保护禁用 1=写保护使能
5	RW	TEST[2:0]	1	测试位，支持读写，写入任意值，然后读回。
4			0	用于测试 BMC 和 CPLD 之间的 SPI 接口是否
3			1	正常。
2	RO	REV[2:0]	xxx	硬件版本信息
1				000=Rev A
0				001= Rev B 010= Rev C,etc.

表格 8-2 板卡配置寄存器 1

8.2.2 板卡配置寄存器 2

Register		板卡配置寄存器 2		
Address		0x01		
Bit	Access	Name	Reset value	Description
7	RW	VPX SYSRST ENABLE	1	系统槽状态： 0=SYSRESET#引脚为高阻态 1=SYSRESET#引脚跟随本主板的 reset#信号输出高低电平，用于复位外设卡。 外设槽状态： 0=SYSRESET#引脚被忽略 1=SYSRESET#引脚低电平会导致本主板复位
6	R	NC	0	
5	RW	eeprom_wp	0	EEPROM,FRAM 保护信号： 0=普通操作 1=屏蔽写入数据
4	RW	LAN0 Routing	0	板载网卡 i219 出线方式： 0=前面板 RJ45 出 1=VPX P1 引出
3	RW	C0_SLEW	0	串口 0 信号斜率控制 0=disable slew limiting 1=enable 250Kbps slew limiting
2	RW	C0_MODE	01	串口 0 模式设置 00=自回环模式 01=RS-232 10=RS-485 半双工 11=RS-422 全速率
1				
0	RW	C0_TERM	0	串口 0 RS-485/422 模式下接收端的端接电阻 0=无端接电阻 1=使能端接电阻 120Ω

表格 8-3 板卡配置寄存器 2

8.2.3 电源时序寄存器

此寄存器能获取主板当前的一些电源信号，当主板故障的时候，通过读取此寄存器能获知主板的一些故障信息，方便查找板卡问题。

bmc_pwron 位用于控制主板上电，或者强制关机。

Register	电源时序寄存器			
Address	0x02			
Bit	Access	Name	Reset value	Description
7	RO	pch_pltrst_	1	复位外设信号状态
6	RO	pch_sys_rst	1	复位信号状态
5	RO	pch_pwrok	1	所有电都 OK 为 1
4	RO	sys_pwrok	1	pch_pwrok 延时 120 毫秒
3	RO	vccst_pwrgd	1	除 CPU 核电外，其它电都 OK 为 1
2	RO	pch_rsmrst_	1	RSMRST 信号状态
1	RO	pch_dswpok	1	DSW 电状态，为 1 正常
0	RW	bmc_pwron	1	BMC 开机控制信号 写入 0，主板关电 写入 1，主板上电

表格 8-4 电源时序寄存器

8.2.4 RAM 寄存器

BMC 和主板 CPU 之间通过一块 256 字节的双口 RAM 交互数据。这块双口 RAM 对于 BMC 芯片和 CPU 之间都是可读写的。例如：BMC 将采集到的温度信息写入到双口 RAM 的一段地址中，CPU 能从双口 RAM 中获取到这些数据。同理，CPU 也可以往双口 RAM 中写入一些数据，BMC 去读取，从而让 BMC 获知 CPU 的一些软件状态等信息。RAM 寄存器的操作有两个，地址分别是 0x03 和 0x04.其中地址 0x03 是地址寄存器，地址 0x04 是数据寄存器。

8.2.5 POSTCODE 寄存器

CPU发出的 postcode 代码被缓存到 1 个 16 字节的 RAM 中，通过此寄存器可以将这存储的 16 个字节的 RAM 数据读出。当主板启动过程异常时，可以获知一些故障信息。

获取完整 postcode 序列的方法如下：

1.确认 CPU 已经停止发送 postcode 代码，一般给足够启动时间还没动静可确保 CPU 已经停止。

2.寻找最后 1 个 postcode 代码的存储地址，往 0x05 地址写入任意数值即可。

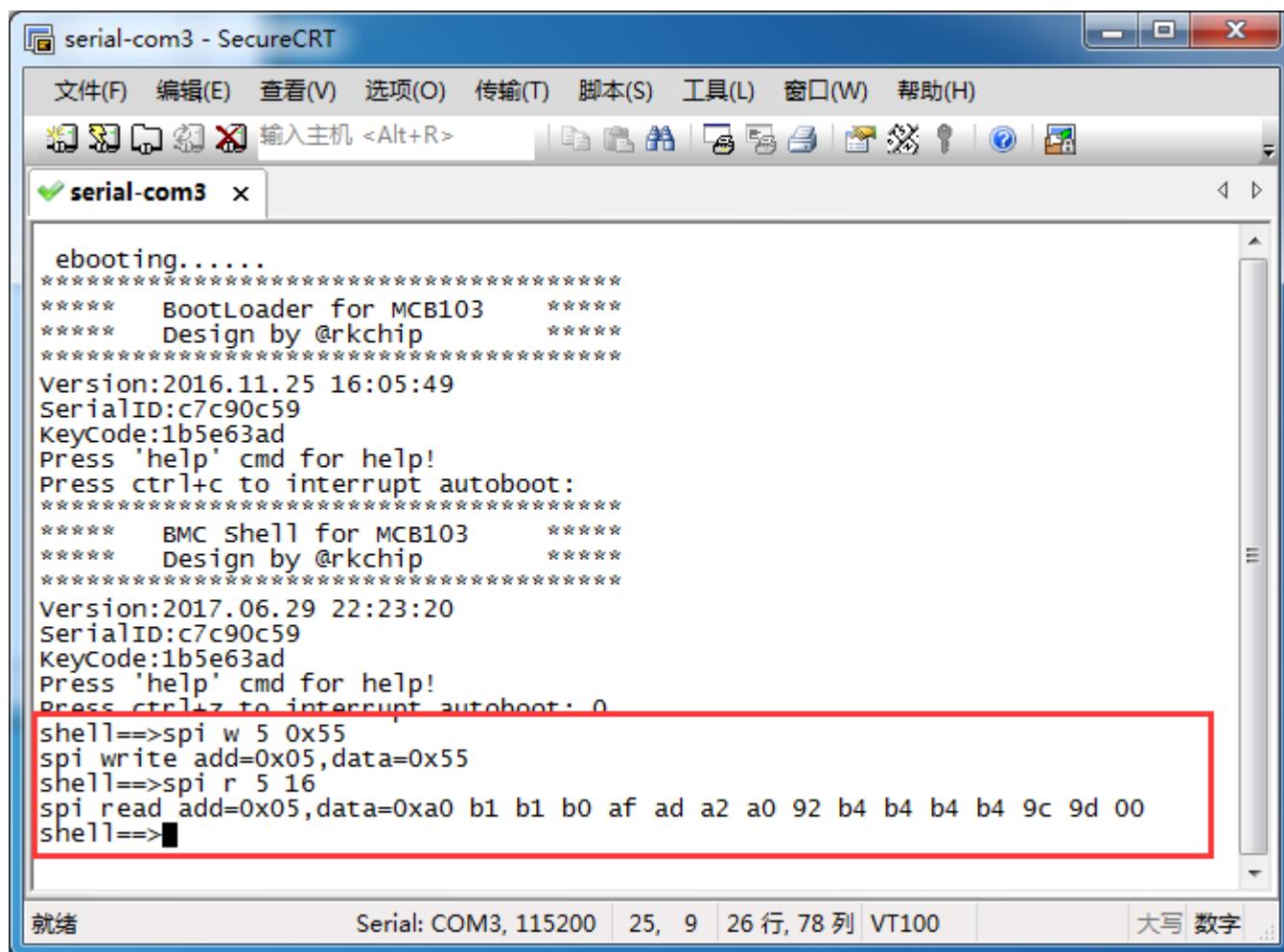
命令如下：spi w 5 0x55

3.读取 16 个 postcode 代码

命令如下：spi r 5 16

下图为 1 次完整的读取 POSTCODE 代码操作。

红框中最后返回字符串：0xa0 b1 b1 b0 af ad a2 a0 92.....即为最后发出的代码。0xa0 为最后 1 个，紧跟其后的 b1 为倒数第二个，依次类推。



The screenshot shows a terminal window titled "serial-com3 - SecureCRT". The window displays a BMC shell for MCB103 boot loader. The user enters "spi w 5 0x55" to write to address 0x05, followed by "spi r 5 16" to read 16 bytes from address 0x05. The final output shows the 16 bytes read: 0xa0 b1 b1 b0 af ad a2 a0 92 b4 b4 b4 9c 9d 00. This sequence represents the POSTCODE code, with 0xa0 being the last byte and b1 being the second-to-last byte.

```
ebooting.*****  
***** BootLoader for MCB103 *****  
***** Design by @rkchip *****  
***** Version:2016.11.25 16:05:49 *****  
***** SerialID:c7c90c59 *****  
***** KeyCode:1b5e63ad *****  
Press 'help' cmd for help!  
Press ctrl+c to interrupt autoboot:  
***** BMC shell for MCB103 *****  
***** Design by @rkchip *****  
***** Version:2017.06.29 22:23:20 *****  
***** SerialID:c7c90c59 *****  
***** KeyCode:1b5e63ad *****  
Press 'help' cmd for help!  
Press ctrl+z to interrupt autoboot: 0  
shell=>spi w 5 0x55  
spi write add=0x05,data=0x55  
shell=>spi r 5 16  
spi read add=0x05,data=0xa0 b1 b1 b0 af ad a2 a0 92 b4 b4 b4 9c 9d 00  
shell=>
```

Figure 8-3 Shell-Postcode 读取

8.2.6 板卡配置寄存器 3

Register		板卡配置寄存器 3		
Address		0x06		
Bit	Access	Name	Reset value	Description
7	RW	VPX MSKRST ENABLE	0	0=忽略 MSKRST#引脚信号 1=MSKRST#的低电平会导致本主板复位
6:4	RO	NC	0	NC
3	RW	C1_SLEW	0	串口 1 信号斜率控制 0=disable slew limiting 1=enable 250Kbps slew limiting
2:1	RW	C1_MODE	01	串口 1 模式设置 00=自回环模式 01=RS-232 10=RS-485 半双工 11=RS-422 全速率
0	RW	C1_TERM	0	串口 1 RS-485/422 模式下接收端的端接电阻 0=无端接电阻 1=使能端接电阻 120Ω

表格 8-5 板卡配置寄存器 3

8.2.7 PCIE 设备使能

Register		PCIE 设备使能		
Address		0x07		
Bit	Access	Name	Reset value	Description
7	RO	NC	0	NC
6	RO	NC	0	NC
5	RO	NC	0	NC
4	RO	NC	0	NC
3	RW	CLKREQ3	0	JL82599 时钟请求 0=使能 1=禁用
2	RW	CLKREQ2	0	VPX-P2 PCIE 时钟 0=使能 1=禁用
1	RW	CLKREQ1	0	VPX-P0 JTAG PCIE 时钟 0=使能 1=禁用
0	RW	CLKREQ0	0	VPX-P0 REFCLK PCIE 时钟 0=使能 1=禁用

表格 8-6 PCIE 设备使能

8.2.8 插槽编号寄存器

VPX 机箱插槽编号由于设计原因，GA0-4 可以由 BMC 写入，被更改，但是我们不推荐这么操作。板卡的插槽编号应该由真实的机箱背板赋予。GAP#为寄校验位，得到 1 个 16 位进制数值； $0x1F-(GA4:GA0 \text{ 按位取反})=\text{槽位号}$ 。

Register		插槽编号寄存器		
Address		0x08		
Bit	Access	Name	Reset value	Description
7	RO	GAP#	1	VPX 机箱插槽编号
6	RW	GA4	1	
5	RW	GA3	1	
4	RW	GA2	1	
3	RW	GA1	1	
2	RW	GA0	1	
1:0	RO	NC	00	NC

表格 8-7 插槽编号寄存器

8.2.9 GPIO 及复用功能

本主板由于历史版本原因，特设置此寄存器便于生产，测试，应用等。

Register		其它寄存器		
Address		0x09		
Bit	Access	Name	Reset value	Description
7:5	RW	NC	0	NC
4	RW	PWR_GPIO	0	将电源状态指示灯映射到 GPIO7 引脚上 将硬盘状态指示灯映射到 GPIO6 引脚上 0=不映射 1=映射 映射关系查看前面章节“ GPIO 描述 ” 如果 bit3 置 1，此位的设置无效，默认值 0
3	RW	SFP_GPIO	0	将 10G 光模块 SFP 信号映射到 GPIO 引脚上 0=不映射 1=映射 映射关系查看前面章节“ GPIO 描述 ” 此位置 1 时，忽略 bit0 的设置
2	RW	AUTO_RTS1	0	串口 2 自动 485 功能 0=disable AUTO RTS1 1=enable AUTO RTS1
1	RW	AUTO_RTS0	0	串口 1 自动 485 功能 0=disable AUTO RTS0 1=enable AUTO RTS0
0	RW	COM_GPIO	0	将串口映射到 GPIO 引脚上 0=不映射 1=映射 映射关系查看前面章节“ GPIO 描述 ” 如果 bit3 置 1，此位的设置无效，默认值 0

表格 8-8 插槽编号寄存器

9 LOCAL I/O 功能

本主板支持各种 I/O 功能，整个地址列表如下表：

地址	描述
0x060	蜂鸣器
0x080	BIOS POST CODE DEBUG
0x2F8~0x2FF	串口 1 寄存器
0x3F8~0x3FF	串口 0 寄存器
0xA00	Status & Control Register 0
0xA01	Status & Control Register 1
0xA02	Status & Control Register 2
0xA03	ram 地址寄存器
0xA04	ram 数据寄存器
0xA05	wtcon:看门狗控制寄存器
0xA06	wtdat[15:8]:看门狗定时周期高 8 位
0xA07	wtdat[7:0]:看门狗定时周期低 8 位
0xA08	wtcnt[15:8]:看门狗计数器高 8 位
0xA09	wtcnt[7:0]:看门狗计数器低 8 位
0xA0A	Status & Control Register 3
0xA0B	GPIO 控制/状态寄存器
0xA0C	GPIO 方向控制寄存器
0xA0D	GPIO 中断控制寄存器
0xA0E	GPIO 中断状态寄存器
0xA13	GPIO 中断屏蔽寄存器

表格 9-1 I/O Address Map

RW-Read/Write

RO-Read Only

RC-Read/Clear-writing 0 to this bit will clear it to 0;writing 1 will leave it unchanged.

RS-Read/Set-writing 0 to this bit will leave it unchanged,writing 1 will set to 1.

9.1 Status & Control Register 0

Register		Status & Control Register 0		
Address		0xA00		
Bit	Access	Name	Reset value	Description
7	RO	SYS_CON	1	报告主板当前插槽状态。 0=系统槽 1=外围槽
6	RO	VPX NVMRO STATUS	1	NVMRO 信号状态 0=低电平 1=高电平 当主板为系统槽时，此信号由 BMC 控制
5	RC	GDISC FLAG	0	写入 0 清除中断状态 0=没有中断产生 1=有中断产生 IRQ5
4	RW	VPX GDISC INT EN	0	GDISC#信号的下降沿将产生 IRQ5 中断 0=不产生中断 1=产生 IRQ5 中断
3	RO	GDISC#	1	GDISC#信号状态 0=低电平 1=高电平
2	RO	REV[2:0]	xxx	硬件版本信息 000=Rev A 001= Rev B 010= Rev C,etc.
1				
0				

表格 9-2 Status & Control Register 0

9.2 Status & Control Register 1

Register		Status & Control Register 1		
Address		0xA01		
Bit	Access	Name	Reset value	Description
7	RO	VPX SYSRST ENABLE	1	系统槽状态： 0=SYSRESET#引脚为高阻态 1=SYSRESET#引脚跟随本主板的 reset#信号输出高低电平，用于复位外设卡。 外设槽状态： 0=SYSRESET#引脚被忽略 1=SYSRESET#引脚低电平会导致本主板复位 此位由 BMC 控制台写入
6	RO	NC	0	NC
5	RO	NC	0	NC
4	RO	LAN0 Routing	0	板载网卡 i219 出线方式： 0=前面板 RJ45 出 1=VPX P1 引出 此位的写入由 BMC 控制台写入
3	RO	C0_SLEW	0	串口 0 信号斜率控制 0=disable slew limiting 1=enable 250Kbps slew limiting 此位的写入由 BMC 控制台写入
2	RO	C0_MODE	01	串口 0 模式设置 00=自回环模式 01=RS-232 10=RS-485 半双工 11=RS-422 全速率 此位的写入由 BMC 控制台写入
1				
0	RO	C0_TERM	0	串口 0 RS-485/422 模式下接收端的端接电阻 0=无端接电阻 1=使能端接电阻 120Ω 此位的写入由 BMC 控制台写入

表格 9-3 Status & Control Register 1

9.3 Status & Control Register 2

Register		Status & Control Register 2		
Address		0xA02		
Bit	Access	Name	Reset value	Description
7	RO	GAP#	1	VPX 机箱插槽编号
6	RO	GA4	1	
5	RO	GA3	1	
4	RO	GA2	1	
3	RO	GA1	1	
2	RO	GA0	1	
1:0	RO	NC	00	NC

表格 9-4 Status &Control Register 2

9.4 RAM index/data Register

主板上包含一个 256 字节的 RAM 空间，此 RAM 空间和 BMC 控制器共享，对 RAM 的操作会同样呈现到 BMC 控制器中，同时 BMC 对 RAM 的操作也反应到 CPU 上。此功能用于 CPU 和 BMC 之间交换数据的高级应用。比如 IPMI 远程交互等，对其具体的应用操作请联系技术工程师协助完成。

地址 0xa03 和 0xa04 是一个 index/data 读写模式的双口 RAM，双口 RAM 的大小有 256 字节。对双口 RAM 的操作通过这两个地址的寄存器来进行读写操作。地址 0xa03 是地址寄存器，0xa04 是数据寄存器。

读示例：

1. 地址 0xa03 写入 0xa7
2. 读 0xa04 获得返回值 0x36

上述操作表示 256 字节空间的双口 RAM 中，读取了 RAM 地址 0xa7 的值，数值为 0x36。

写示例：

1. 地址 0xa03 写入 0xa7
2. 地址 0xa04 写入 0x5a

上述操作表示 256 字节空间的双口 RAM 中，RAM 地址 0xa7 的值改为 0x5a。

在 windows 系统下可以使用 RW 软件直接访问 RAM 空间，并改写内容，如下图所示。

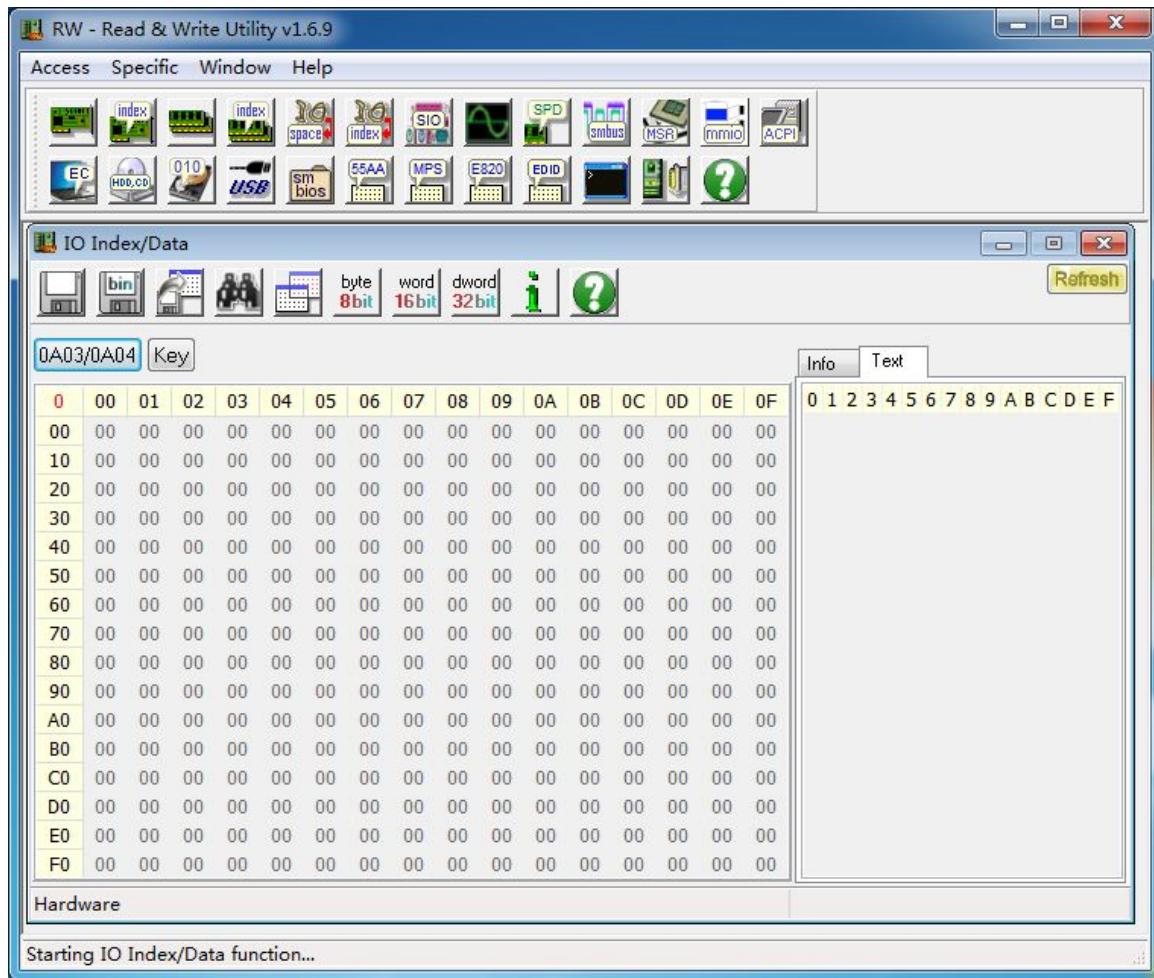


Figure 9-1 RW 访问双口 RAM

9.5 WatchDog wtcon

主板上通过 LPC 总线在 CPLD 器件中设计了一个多功能看门狗，可以用于系统软件应用，提高系统可靠性。看门狗可以产生复位信号或者 SMI#中断。

Register		WatchDog Control Register(wtcon)		
Address		0xA05		
Bit	Access	Name	Reset value	Description
7	RO	NC	000	NC
6				
5				
4	RW	启动	0	0:看门狗停止工作 1:看门狗启动
3	RW	分频系数	00	看门狗基础时钟为 1KHz,即 1ms 时间单位 此寄存器可以在基础时钟基础上再分频 00=不分频 1ms 01=64 分频 64ms 10=128 分频 128ms 11=256 分频 256ms
2				
1	RW	中断使能	0	看门狗溢出后是否产生 SMI#中断 0:产生中断 1:不产生中断
0	RW	复位使能	0	看门狗溢出后是否输出复位信号 0:不输出复位信号 1:输出复位信号

表格 9-5 Watch Dog Control Register

9.6 WatchDog wtdat

Register		WatchDog Data Register(wtdat)		
Address		0xA06 (高8位), 0xA07 (低8位)		
Bit	Access	Name	Reset value	Description
15	RW	计数周期高 8 位	0xFF	启动看门狗后本寄存器的值用于自动装载到 wtcnt 寄存器中。 定时周期的计算要考虑 wtcon 寄存器中的分频系数设置。
14				
13				
12				
11				
10				
9				
8				
7	RW	计数周期低 7 位	0xFF	应该在启动定时器之前写入此寄存器，最后1位(bit0)永远为1，推荐先写入低8位，再写入高8位。
6				
5				
4				
3				
2				
1				
0	RO	计数周期 BIT0	1	此位永远为1

表格 9-6 Watch Dog Data Register

9.7 WatchDog wtcnt

此寄存器可以用作喂狗操作，对此寄存器的高位或者低位地址进行写入任意值操作，均会触发重新装载 wtdat 寄存器值的动作。此外对 wtdat 寄存器的写入操作也会导致此寄存器的重载动作。

Register		WatchDog Count Register(wtcnt)		
Address		0xA08 (高 8 位), 0xA09 (低 8 位)		
Bit	Access	Name	Reset value	Description
15	RW	计数周期高 8 位	0xFF	看门狗启动后 wtcnt 寄存器自动加载 wtdat 寄存器的数值，并做减 1 计数，当 wtcnt 中的值为 0 时，如果设置了中断使能或者复位信号使能，将自动发出中断或者复位信号。
14				
13				
12				
11				
10				
9				
8				
7	RW	计数周期低 8 位	0xFF	对此寄存器的写入操作会使其重新装载 wtdat 寄存器的值，写入高位低位地址均可，写入的值无意义。 对 wtdat 寄存器的任意写入操作也会导致此寄存器的值重载。
6				
5				
4				
3				
2				
1				
0				

表格 9-7 Watch Dog Count Register

9.8 Status & Control Register 3

Register		Status & Control Register 3		
Address		0xA0A		
Bit	Access	Name	Reset value	Description
7	RO	VPX MSKRST ENABLE	0	0=忽略 MSKRST#引脚信号 1=MSKRST#的低电平会导致本主板复位 此位由 BMC 控制台写入
6	RO	C1_SLEW	0	串口 1 信号斜率控制 0=disable slew limiting 1=enable 250Kbps slew limiting 此位的写入由 BMC 控制台写入
5:4	RO	C1_MODE	01	串口 1 模式设置 00=自回环模式 01=RS-232 10=RS-485 半双工 11=RS-422 全速率 此位的写入由 BMC 控制台写入
3	RO	C1_TERM	0	串口 1 RS-485/422 模式下接收端的端接电阻 0=无端接电阻 1=使能端接电阻 120Ω 此位的写入由 BMC 控制台写入
2:1	RW	TEST[2:0]	101	测试位，支持读写，写入任意值，然后读回。用于测试 PCH 和 CPLD 之间的 LPC 接口是否正常。
0	RW	LED 控制	1	0=面板 USER LED 灯亮 1=面板 USER LED 灯灭

表格 9-8 Status & Control Register 3

9.9 GPIO 控制/状态寄存器

主板通过 VPX-P2 连接提供 8 路 GPIO 信号，板内有 4.7K 电阻上拉到 3.3V。当 GPIO 设置为输入口时，GPIO 信号的变化可以产生中断，中断号为 IRQ5。

Register		GPIO Control and Status Register		
Address		0xA0B		
Bit	Access	Name	Reset value	Description
7	RW/RO	GPIO7	0	Bit0-7 显示 VPX P2 连接器上的 GPIO 信号状态 当 GPIO 被设置为 GPO(RW)时，可以设置 GPO 引脚的输出电平。 当 GPIO 被设置为 GPI(RO)时，此寄存器反应了 GPI 引脚的当前电平状态。
6		GPIO6	0	
5		GPIO5	0	
4		GPIO4	0	
3		GPIO3	0	
2		GPIO2	0	
1		GPIO1	0	
0		GPIO0	0	

表格 9-9 GPIO Control and Status Register

9.10 GPIO 方向控制寄存器

Register		GPIO Direction Control Register		
Address		0xA0C		
Bit	Access	Name	Reset value	Description
7	RW	GPIO7	0	Bit0-7 控制 VPX P2 连接器上的 GPIO 引脚方向 0=Input(GPI) 1=Output(GPO)
6		GPIO6	0	
5		GPIO5	0	
4		GPIO4	0	
3		GPIO3	0	
2		GPIO2	0	
1		GPIO1	0	
0		GPIO0	0	

表格 9-10 GPIO Direction Control Register

9.11 GPIO 中断控制寄存器

Register		GPIO Interrupt Control Register		
Address		0xA0D		
Bit	Access	Name	Reset value	Description
7	RW	GPIO7 INT control	0	当 GPIO 引脚被设置为 GPI 时，控制 GPI 引脚产生中断的方式 0=GPI 引脚上升沿产生中断 1=GPI 引脚下降沿产生中断
6		GPIO6 INT control	0	
5		GPIO5 INT control	0	
4		GPIO4 INT control	0	
3		GPIO3 INT control	0	
2		GPIO2 INT control	0	
1		GPIO1 INT control	0	
0		GPIO0 INT control	0	

表格 9-11 GPIO Interrupt Control Register

9.12 GPIO 中断状态寄存器

Register		GPIO Interrupt Status Register		
Address		0xA0E		
Bit	Access	Name	Reset value	Description
7	RO/WC	GPIO7 INT status	0	Bit0-7 显示了 VPX P2 连接器上 GPI 信号的中断状态，当中断产生后写入 0 将清除所有中断状态。 0=没有中断产生 1=有中断产生
6		GPIO6 INT status	0	
5		GPIO5 INT status	0	
4		GPIO4 INT status	0	
3		GPIO3 INT status	0	
2		GPIO2 INT status	0	
1		GPIO1 INT status	0	
0		GPIO0 INT status	0	

表格 9-12 GPIO Interrupt Status Register

9.13 GPIO 中断屏蔽寄存器

Register		GPIO Interrupt Mask Register		
Address		0xA13		
Bit	Access	Name	Reset value	Description
7	RW	GPIO7 INT ENABLE	0	当 GPIO 口被设置为 GPI 时，Bit0-7 控制 GPIO 接口产生中断 IRQ5 0=中断屏蔽 1=中断使能
6		GPIO6 INT ENABLE	0	
5		GPIO5 INT ENABLE	0	
4		GPIO4 INT ENABLE	0	
3		GPIO3 INT ENABLE	0	
2		GPIO2 INT ENABLE	0	
1		GPIO1 INT ENABLE	0	
0		GPIO0 INT ENABLE	0	

表格 9-13 GPIO Interrupt Mask Register

10 引脚定义

10.1 DP 显示接口

主板前面板提供 1 个 DP 显示接口，接口支持 DP++ 特性，即双模 DP，可以直接转为 HDMI 或者 DVI 接口，采用标准 DP 连接器，信号定义如下：

Pin	信号	Pin	信号
1	DP_LAN0p	11	GND
2	GND	12	DP_LAN3n
3	DP_LAN0n	13	AUX/DDC_SEL
4	DP_LAN1p	14	下拉 1M 电阻到地
5	GND	15	AUXp/DDC_CLK
6	DP_LAN1n	16	GND
7	DP_LAN2p	17	AUXn/DDC_DAT
8	GND	18	DP_HPLUG
9	DP_LAN2n	19	GND
10	DP_LAN3p	20	3.3V

表格 10-1 DP 接口引脚分配

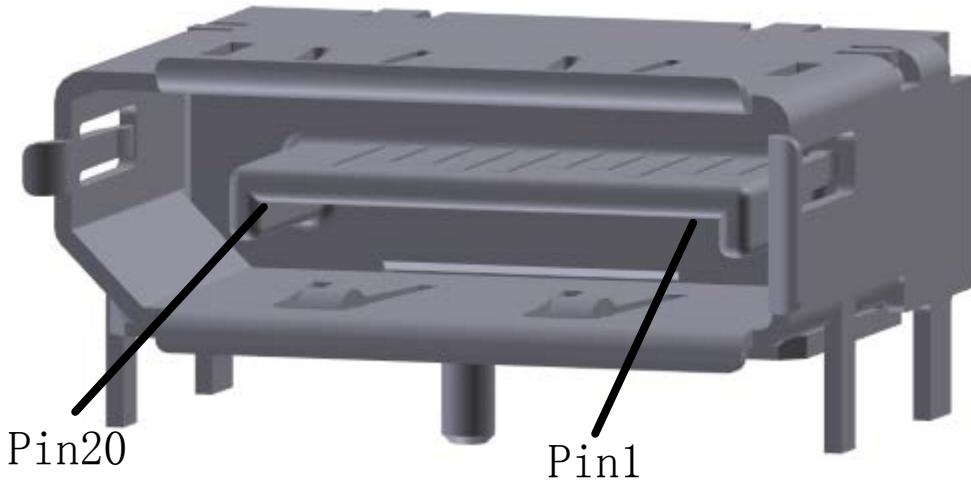


Figure 10-1 DP 接口图示

10.2 USB 3.0 接口

主板前面板提供了 2 路 USB 3.0 接口。兼容 USB 2.0 设备和 USB 3.0 设备，信号定义如下：

Pin	信号	说明
1	VBUS	5V 电源输出,2A
2	D-	USB 2.0 数据负端
3	D+	USB 2.0 数据正端
4	GND	电源地
5	SSRX-	高速数据接收负端
6	SSRX+	高速数据接收正端
7	GND	信号地
8	SSTX-	高速数据发送负端
9	SSTX+	高速数据发送正端
Shell	Shield	外壳

表格 10-2 USB 3.0 接口信号定义

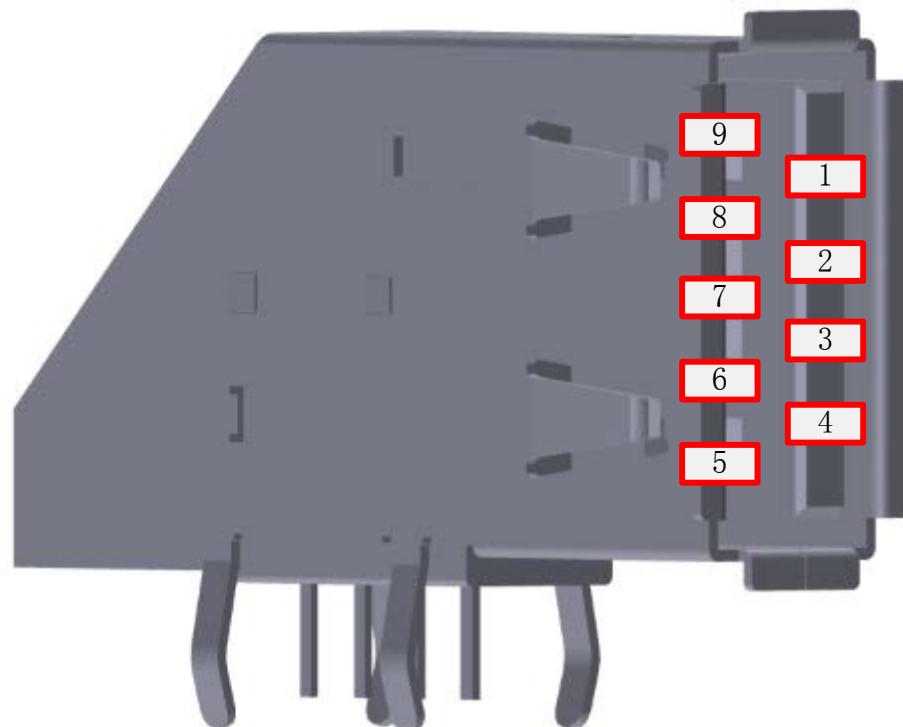


Figure 10-2 USB 3.0 接口图示

10.3 RJ45 网络接口

前面板提供 1 个网络接口，采用了 8pin RJ45 连接器，信号定义分配如下：

Pin	信号
1	DA
2	DA#
3	DB
4	DC
5	DC#
6	DB#
7	DD
8	DD#

表格 10-3 网络 RJ45 引脚分配

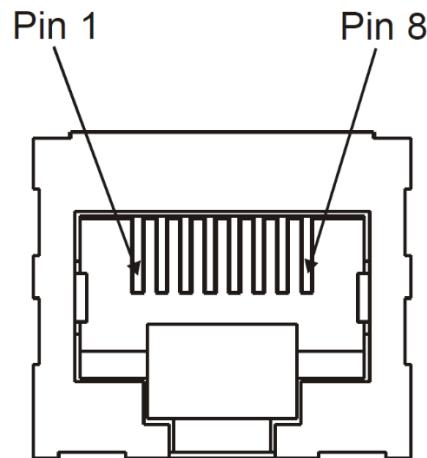


Figure 10-3 网络 RJ45 接口图示

10.4 VPX 连接器

本主板提供 VPX 接口的标准连接器，包括定位销。其板上装配型号如下表：

连接器	厂商	型号	说明
VPX-定位销 0	TE	1-1469492-9	无角度
VPX-P0	Tyco	1410189-3	7x8 电源连接器
VPX-P1	Tyco	1410187-3	7x16 连接器，差分信号
VPX-P2	Tyco	1410187-3	7x16 连接器，差分信号
VPX-定位销 1	TE	1-1469492-9	无角度

表格 10-4 VPX 连接器型号

10.4.1 VPX P0 Pin-out

VPX 接口 P0 口是 1 个 7x8 薄片连接器，信号分配如下表：

Pin	G	F	E	D	C	B	A
1	+12V	+12V	+12V	NC	NC	NC	NC
2	+12V	+12V	+12V	NC	NC	NC	NC
3	+5V	+5V	+5V	NC	+5V	+5V	+5V
4	SM2 (IPMB1-SCK)	SM3 (IPMB1-SDA)	GND	-12V AUX	GND	SYSRESET#	NVMRO
5	GAP#	GA4#	GND	3.3V AUX	GND	SM0 (IPMB0-SCK)	SM1 (IPMB0-SDA)
6	GA3#	GA2#	GND	NC	GND	GA1#	GA0#
7	NC	GND	NC (PCIE_CLK-)	NC (PCIE_CLK+)	GND	NC	NC
8	GND	REF_CLK-	REF_CLK+	GND	AUX_CLK-	AUX_CLK+	GND

表格 10-5 VPX P0 Pin-out

NOTE:

P0.D7,P0.E7 可以通过选焊 0 欧姆电阻提供 1 路标准 PCIE_CLK 信号，默认 0 欧姆电阻已经焊接；

REF_CLK+/-可以输出 25MHz 时钟，也可以通过电阻调线选择输出 100MHz PCIE CLK；

AUX_CLK+/-输出 1PPS 秒信号时钟。

10.4.2 VPX P1 Pin-out

VPX 接口 P1 口是 1 个 7x16 薄片连接器，信号分配如下表：

Pin	G	F	E	D	C	B	A
1	GDISC#	GND	PCIE0_TX0-	PCIE0_RX0+	GND	PCIE0_RX0-	PCIE0_RX0+
2	GND	PCIE0_RX1-	PCIE0_RX1+	GND	PCIE0_RX1-	PCIE0_RX1+	GND
3	VBAT	GND	PCIE0_RX2-	PCIE0_RX2+	GND	PCIE0_RX2-	PCIE0_RX2+
4	GND	PCIE0_RX3-	PCIE0_RX3+	GND	PCIE0_RX3-	PCIE0_RX3+	GND
5	SYSCON#	GND	PCIE0_RX4-	PCIE0_RX4+	GND	PCIE0_RX4-	PCIE0_RX4+
6	GND	PCIE0_RX5-	PCIE0_RX5+	GND	PCIE0_RX5-	PCIE0_RX5+	GND
7	NC	GND	PCIE0_RX6-	PCIE0_RX6+	GND	PCIE0_RX6-	PCIE0_RX6+
8	GND	PCIE0_RX7-	PCIE0_RX7+	GND	PCIE0_RX7-	PCIE0_RX7+	GND
9	5V(输出)	GND	SATA0_RX-	SATA0_RX+	GND	SATA0_RX-	SATA0_RX+
10	GND	SATA1_RX-	SATA1_RX+	GND	SATA1_RX-	SATA1_RX+	GND
11	PWRBTN#	GND	USB3_RX-	USB3_RX+	GND	USB3_RX-	USB3_RX+
12	GND	USB1-	USB1+	GND	USB0-	USB0+	GND
13	PSON#	GND	LAN0_DB-	LAN0_DB+	GND	LAN0_DA-	LAN0_DA+
14	GND	LAN0_DD-	LAN0_DD+	GND	LAN0_DC-	LAN0_DC+	GND
15	MSKRST#	GND	10G1_RX-	10G1_RX+	GND	10G1_RX-	10G1_RX+
16	GND	10G0_RX-	10G0_RX+	GND	10G0_RX-	10G0_RX+	GND

表格 10-6 VPX P1 Pin-out

NOTE:

LAN0 网卡为板载 i219 网卡芯片引出，可以通过 BMC 设置为前出 RJ45 或者后传；

PWRBTN#为主板开机，关机信号；

PSON#为 ATX 电源开关信号。

10.4.3 VPX P2 Pin-out

VPX 接口 P2 口是 1 个 7x16 薄片连接器，信号分配如下表：

Pin	G	F	E	D	C	B	A
1	C0_RTS	GND	SATA2_TX-	SATA2_TX+	GND	SATA2_RX-	SATA2_RX+
2	GND	SATA3_TX- (NC)	SATA3_TX+ (NC)	GND	SATA3_RX- (NC)	SATA3_RX+ (NC)	GND
3	C0_TXD	GND	5V(输出)	5V(输出)	GND	5V(输出)	5V(输出)
4	GND	USB2-	USB2+	GND	USB3-	USB3+	GND
5	C0_CTS	GND	DP1_A1- (HDMI1_TX1-)	DP1_A1+ (HDMI1_TX1+)	GND	DP1_A0- (HDMI1_TX2-)	DP1_A0+ (HDMI1_TX2+)
6	GND	DP1_A3- (HDMI1_CLK-)	DP1_A3+ (HDMI1_CLK+)	GND	DP1_A2- (HDMI1_TX0-)	DP1_A2+ (HDMI1_TX0+)	GND
7	C0_RXD	GND	DP2_HPD	DP1_HPD	GND	DP1_AUX- (HDMI1_DAT)	DP1_AUX+ (HDMI1_SCL)
8	GND	DP2_A1- (HDMI2_TX1+)	DP2_A1+ (HDMI2_TX1+)	GND	DP2_A0- (HDMI2_TX2-)	DP2_A0+ (HDMI2_TX2+)	GND
9	C0_RTS	GND	DP2_A3- (HDMI2_CLK-)	DP2_A3+ (HDMI2_CLK+)	GND	DP2_A2- (HDMI2_TX1-)	DP2_A2+ (HDMI2_TX1+)
10	GND	PCIE1_CLK-	PCIE1_CLK+	GND	DP2_AUX- (HDMI2_DAT)	DP2_AUX+ (HDMI2_SCL)	GND
11	C1_TXD	GND	PCIE1_TX0-	PCIE1_TX0+	GND	PCIE1_RX0-	PCIE1_RX0+
12	GND	PCIE1_TX1-	PCIE1_TX1+	GND	PCIE1_RX1-	PCIE1_RX1+	GND
13	C1_CTS	GND	PCIE1_TX2-	PCIE1_TX2+	GND	PCIE1_RX2-	PCIE1_RX2+
14	GND	PCIE1_TX3-	PCIE1_TX3+	GND	PCIE1_RX3-	PCIE1_RX3+	GND
15	C1_RXD	GND	GPIO3	GPIO2	GND	GPIO1	GPIO0
16	GND	GPIO7	GPIO6	GND	GPIO5	GPIO4	GND

表格 10-7 VPX P2 Pin-out

NOTE:

SATA3 和板载 SATA NANDrive 芯片复用，当使用板载电子盘时，P2 接口的 SATA3 为 NC。

当 DP1 和 DP2 配置为 DVI/HDMI 时，DP1_AUX，DP2_AUX 可以通过 0 欧姆电阻选焊 I2C 数字接口。

所有显示接口，均支持 BIOS 启动显示。

GPIO 板内有 4.7K 电阻上拉到 3.3V。

文档末尾