

Intel 酷睿 4/5 代 CPU 6U VPX Intel® QM87 主板



更新历史

版本号	更改描述	时期
v1.0	初始版本。	2017/11/13

目录

更新历史	- 2 -
目录	- 3 -
图表目录	- 6 -
1 介绍.....	- 8 -
1.1 简介.....	- 8 -
1.2 功能介绍.....	- 8 -
1.3 板卡订货类型	- 9 -
1.4 系统框图.....	- 10 -
1.5 显示接口性能	- 10 -
1.6 功耗.....	- 11 -
2 结构/安装.....	- 12 -
2.1 前面板.....	- 12 -
2.1.1 电源指示灯	- 12 -
2.1.2 硬盘指示灯	- 12 -
2.1.3 网络状态灯	- 13 -
2.1.4 用户控制灯	- 13 -
2.2 RTC 电池安装.....	- 13 -
2.3 CFast 卡安装	- 14 -
2.4 SATA 2.5 寸硬盘安装.....	- 15 -
2.5 XMC/PMC 安装	- 16 -
3 VPX INTERFACE.....	- 17 -
3.1 功能.....	- 17 -
3.1.1 电源供应.....	- 17 -
3.1.2 电池供电(VBAT)	- 17 -
3.1.3 System Controller(SYS_CON#).....	- 18 -
3.1.4 System reset(SYSRESET#)	- 18 -
3.1.5 Module Maskable Reset(MSKRST#).....	- 18 -
3.1.6 Non-Volatile Memory Read Only(NVMRO)	- 18 -
3.1.7 System Management Busses(SM[0..3]).....	- 18 -
3.1.8 Geographical Address Field	- 18 -
3.1.9 JTAG Port(PCIIE_CLK_p/n).....	- 19 -
3.1.10 Auxiliary Clock(AUX_CLK+/-)	- 19 -
3.1.11 Reference Clock(REF_CLK+/-).....	- 20 -
3.1.12 Bussed GPIO(GDISC#)	- 20 -
3.2 VPX PCIe 数据通道配置	- 21 -
3.2.1 VPX-P1 PCIe 数据通道配置.....	- 21 -
3.2.2 VPX-P2 PCIe 数据通道配置.....	- 22 -
4 PMC/XMC 功能.....	- 23 -
4.1 XMC 设置	- 24 -

4.2 PMC 设置.....	- 24 -
5 存储装置	- 25 -
5.1 DRAM 内存.....	- 25 -
5.2 BIOS FLASH.....	- 25 -
5.3 EEPROM.....	- 25 -
5.4 CFast.....	- 25 -
5.5 SATA.....	- 25 -
6 以太网接口	- 26 -
6.1 i210 网卡.....	- 26 -
6.2 Intel AMT 网口.....	- 26 -
6.3 i350AM4 网卡.....	- 26 -
7 其它接口	- 27 -
7.1 串口.....	- 27 -
7.1.1 CPLD 串口.....	- 27 -
7.1.2 PCIE 外扩串口.....	- 27 -
7.2 BMC 调试接口	- 28 -
7.3 USB 接口.....	- 28 -
7.4 显示接口.....	- 28 -
7.5 音频.....	- 28 -
7.6 TPM	- 28 -
7.7 蜂鸣器.....	- 28 -
8 BIOS 设置.....	- 29 -
8.1 进入 BIOS	- 29 -
8.2 板卡序列号.....	- 29 -
8.3 进入 MBEx.....	- 30 -
9 BMC 控制台	- 31 -
9.1 Shell 控制台操作.....	- 32 -
9.2 SPI 命令.....	- 33 -
9.2.1 板卡配置寄存器 1.....	- 34 -
9.2.2 板卡配置寄存器 2.....	- 35 -
9.2.3 电源时序寄存器	- 36 -
9.2.4 RAM 寄存器	- 36 -
9.2.5 POSTCODE 寄存器.....	- 37 -
9.2.6 板卡配置寄存器 3.....	- 38 -
9.2.7 PCIE 设备使能.....	- 39 -
9.2.8 插槽编号寄存器	- 40 -
10 LOCAL I/O 功能.....	- 41 -
10.1 Status & Control Register 0	- 42 -
10.2 Status & Control Register 1	- 43 -
10.3 Status & Control Register 2	- 44 -

10.4 RAM index/data Register	- 45 -
10.5 WatchDog wtcon	- 46 -
10.6 WatchDog wtdat	- 47 -
10.7 WatchDog wtcnt	- 48 -
10.8 Status & Control Register 3	- 49 -
10.9 GPIOA 控制/状态寄存器.....	- 50 -
10.10 GPIOA 方向控制寄存器.....	- 50 -
10.11 GPIOA 中断控制寄存器.....	- 51 -
10.12 GPIOA 中断状态寄存器.....	- 51 -
10.13 GPIOB 控制/状态寄存器	- 52 -
10.14 GPIOB 方向控制寄存器.....	- 52 -
10.15 GPIOB 中断控制寄存器.....	- 53 -
10.16 GPIOB 中断状态寄存器.....	- 53 -
10.17 GPIOA 中断屏蔽寄存器.....	- 54 -
10.18 GPIOB 中断屏蔽寄存器.....	- 54 -
11 引脚定义.....	- 55 -
11.1 DP 显示接口	- 55 -
11.2 USB 3.0 接口.....	- 56 -
11.3 RJ45 网络接口.....	- 57 -
11.4 CFast 卡插座.....	- 58 -
11.5 PMC/XMC	- 59 -
11.5.1 PMC 接口 J11 and J21 引脚分配.....	- 59 -
11.5.2 PMC 接口 J12 and J22 引脚分配.....	- 60 -
11.5.3 PMC 接口 J13 and J23 引脚分配.....	- 61 -
11.5.4 PMC 接口 J24 引脚分配.....	- 62 -
11.5.5 XMC 接口 J15 and J25 引脚分配	- 63 -
11.5.6 XMC 接口 J16 引脚分配.....	- 64 -
11.5.7 XMC 接口 J26 引脚分配.....	- 65 -
11.6 VPX 连接器	- 66 -
11.6.1 VPX P0 Pin-out.....	- 66 -
11.6.2 VPX P1 Pin-out.....	- 67 -
11.6.3 VPX P2 Pin-out.....	- 68 -
11.6.4 VPX P3 for PMC 2-J24	- 69 -
11.6.5 VPX P3 for no PMC 2	- 70 -
11.6.6 VPX P4 for XMC 2-J26	- 71 -
11.6.7 VPX P4 for no XMC 2	- 72 -
11.6.8 VPX P5 Pin-out.....	- 73 -
11.6.9 VPX P6 Pin-out.....	- 74 -

图表目录

Figure 1-1 板卡订货类型	- 9 -
Figure 1-2 系统框图	- 10 -
Figure 2-1 前面板示意图	- 12 -
Figure 2-2 CFast 卡安装	- 14 -
Figure 2-3 SATA 硬盘安装	- 15 -
Figure 2-4 XMC/PMC 安装图示	- 16 -
Figure 3-1 RTC 电路图	- 17 -
Figure 3-2 M-LVDS 多点连接	- 20 -
Figure 4-1 PMC/XMC 位置示意图	- 23 -
Figure 7-1 BMC 调试接口	- 28 -
Figure 8-1 bios 界面	- 29 -
Figure 8-2 KVM 远程登录	- 30 -
Figure 9-1 Shell 控制台	- 31 -
Figure 9-2 Shell-help 命令	- 32 -
Figure 9-3 Shell-Postcode 读取	- 37 -
Figure 10-1 RW 访问双口 RAM	- 45 -
Figure 11-1 DP 接口图示	- 55 -
Figure 11-2 USB 3.0 接口图示	- 56 -
Figure 11-3 网络 RJ45 接口图示	- 57 -
Figure 11-4 CFast 卡座图示	- 58 -
表格 1-1 显示分辨率	- 10 -
表格 1-2 主板电压电流需求	- 11 -
表格 2-1 网络状态指示灯	- 13 -
表格 3-1 VPX-P1 PCIe 数据通道配置	- 21 -
表格 3-2 VPX-P2 PCIe 数据通道配置	- 22 -
表格 4-1 PMC-PCI 总线速率设置	- 24 -
表格 7-1 COM1 串口引脚复用	- 27 -
表格 9-1 SPI 命令	- 33 -
表格 9-2 板卡配置寄存器 1	- 34 -
表格 9-3 板卡配置寄存器 2	- 35 -
表格 9-4 电源时序寄存器	- 36 -
表格 9-5 板卡配置寄存器 3	- 38 -
表格 9-6 PCIE 设备使能	- 39 -
表格 9-7 插槽编号寄存器	- 40 -
表格 10-1 I/O Address Map	- 41 -
表格 10-2 Status &Control Register 0	- 42 -

表格 10-3 Status &Control Register 1	- 43 -
表格 10-4 Status &Control Register 2	- 44 -
表格 10-5 Watch Dog Control Register	- 46 -
表格 10-6 Watch Dog Data Register	- 47 -
表格 10-7 Watch Dog Count Register	- 48 -
表格 10-8 Status & Control Register 3	- 49 -
表格 10-9 GPIOA Control and Status Register	- 50 -
表格 10-10 GPIOA Direction Control Register	- 50 -
表格 10-11 GPIOA Interrupt Control Register	- 51 -
表格 10-12 GPIOA Interrupt Status Register	- 51 -
表格 10-13 GPIOB Control and Status Register	- 52 -
表格 10-14 GPIOB Direction Control Register	- 52 -
表格 10-15 GPIOB Interrupt Control Register	- 53 -
表格 10-16 GPIOB Interrupt Status Register	- 53 -
表格 10-17 GPIOA Interrupt Mask Register	- 54 -
表格 10-18 GPIOB Interrupt Mask Register	- 54 -
表格 11-1 DP 接口引脚分配	- 55 -
表格 11-2 USB 3.0 接口信号定义	- 56 -
表格 11-3 网络 RJ45 引脚分配	- 57 -
表格 11-4 CFast 卡座信号定义	- 58 -
表格 11-5 PMC 接口 J11 and J21 引脚分配	- 59 -
表格 11-6 PMC 接口 J12 and J22 引脚分配	- 60 -
表格 11-7 PMC 接口 J13 and J23 引脚分配	- 61 -
表格 11-8 PMC 接口 J24 引脚分配	- 62 -
表格 11-9 XMC 接口 J15 and J25 引脚分配	- 63 -
表格 11-10 XMC 接口 J16 引脚分配	- 64 -
表格 11-11 XMC 接口 J26 引脚分配	- 65 -
表格 11-12 VPX 连接器型号	- 66 -
表格 11-13 VPX P0 Pin-out	- 66 -
表格 11-14 VPX P1 Pin-out	- 67 -
表格 11-15 VPX P2 Pin-out	- 68 -
表格 11-16 VPX P3 for PMC2-J24	- 69 -
表格 11-17 VPX P3 for no PMC 2	- 70 -
表格 11-18 VPX P4 for XMC 2-J26	- 71 -
表格 11-19 VPX P4 for no XMC 2	- 72 -
表格 11-20 VPX P5 Pin-out	- 73 -
表格 11-21 VPX P6 Pin-out	- 74 -

1 介绍

1.1 简介

VPX-6042 主板是一款集成 CPU，内存，存储设备以及丰富外设的 6U VPX 标准计算机主板。为高性能计算应用提供高可靠性，高性价比的处理器解决方案。能满足工业控制，军工，通讯，消费类电子等行业的计算机应用。

主板提供多种类型搭配，包括处理器选型，内存容量，前出后传模式，散热结构方式等选项。灵活的板卡功能配置，宽温选项等能满足客户应用需求的基础下达到最佳性价比。

主板基于 intel 第 4 代和第 5 代处理器设计，内存最大 16G，并提供丰富的外围接口，单槽单板。

可选搭配 1 个或者 2 个 PMC/XMC 装置，板载存储设备可选 2.5 寸硬盘或者 CFast 卡。

1.2 功能介绍

- 6U VPX(VITA 46.0)单板计算机：
 - 风冷散热器
 - 6U VPX 0.8-inch 槽或者 1-inch 槽位
- 兼容 OpenVPX 标准
- 支持 4/5 代 Intel 酷睿处理器
 - 可选 2、4 核心处理器
 - 可选 i3, i5, i7 档次处理器
- 最大支持 16Gbytes 表贴 DDR3L-1600 内存，带 ECC
- 提供灵活可配置 PCIE 总线(VITA 46.4,VITA 65)和扩展光纤接口(VITA 65)
 - 4 个 x8 或者 8 个 x4 PCIE 端口，均带 DMA
 - 速率支持 Gen1,Gen2 和 Gen3
 - 多达 2 个 NT 非透明桥
- 控制台接口(VITA 46.6,VITA 65)支持：
 - 2 路千兆以太网和 2 路 1000BASE-BX 接口
- 2 路千兆以太网接口通过前面板引出
 - 其中 1 路网口可以选择前面板引出还是后传引出
- 多达 4 路 SATA 接口从后传引出，板载预留 2.5 寸硬盘安装位
- 板载 CFast 卡座
- 支持 2 个 PMC/XMC 模块接口：
 - XMC:支持 1 x8 或者 2 x4 PCIE
 - PMC:支持 32/64-bit, 33/66/100MHz PCI/PCI-X
- 支持前面板接口和后传 I/O 功能
- 16 路 GPIO, 6 路串口
- 8 路 USB 2.0 和 5 路 USB 3.0 接口
- 3 路显示接口：
 - 前面板 1 路 DP 接口，支持 DP++特性
 - 后传 2 路 DVI 接口
- 板载音频控制器

- 板级管理 IPMI 支持
- 支持 TPM 可信计算机模块，包括国产 TPM 芯片
- 宽温级 -40°C ~ +65°C 产品供应
- 看门狗和长时间计时器支持

1.3 板卡订货类型

本主板提供多种类型搭配，用以提供最佳性价比特性。CPU，内存，散热结构，均支持删减。总体来说主要支持不同 CPU 型号，以及前出或者后出几种类型的区别。

宽温版本的是在常温版本基础上做过高低温试验，能满足 -40°C ~ +65°C 稳定正常工作。

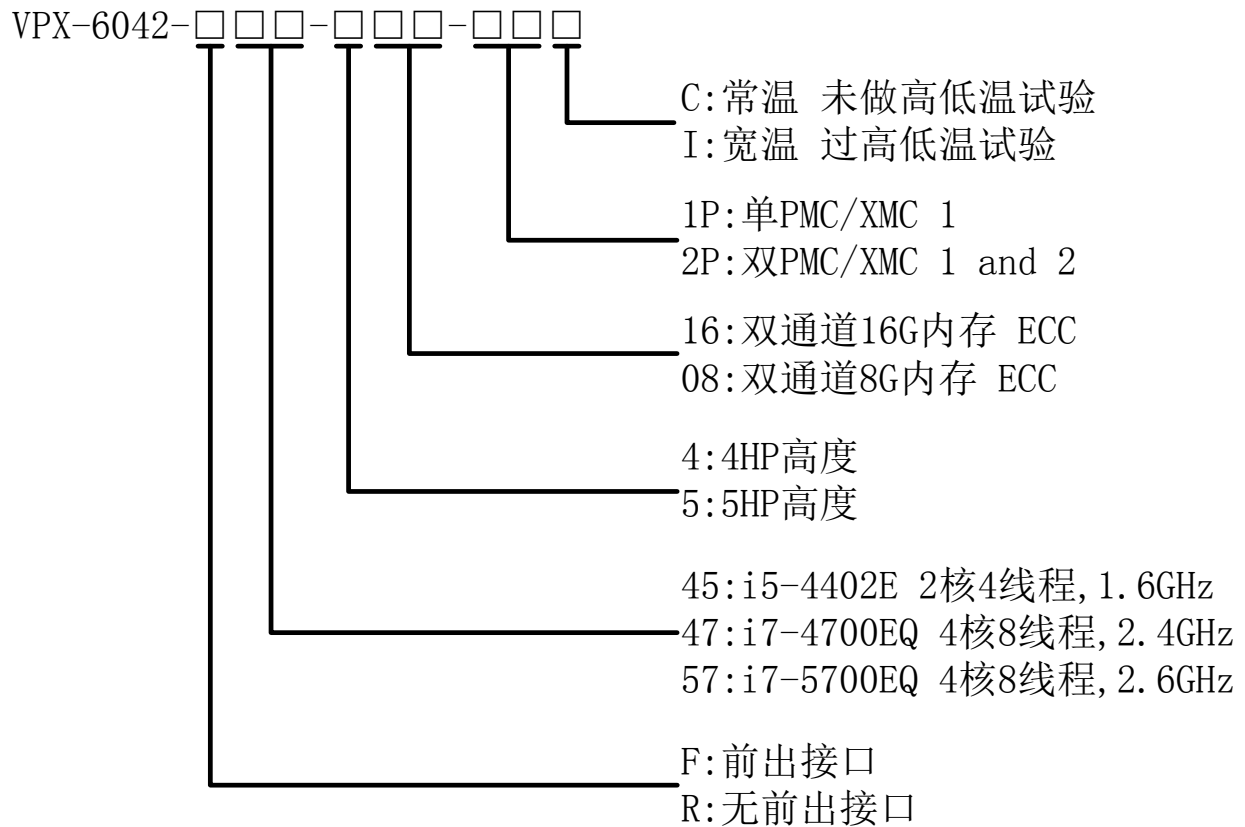


Figure 1-1 板卡订货类型

1.4 系统框图

系统框图中 TPM 模块为选焊部分，默认不焊接。

2.5 寸硬盘需要搭配一个转接小板和固定用结构件。

i210 网卡支持前出和后出模式选择，如果订货带前面板默认前出，不带前面板的默认后出。

PMC/XMC Module 2 和前出 RJ45(i217 网卡),CFAST 卡,2.5 寸硬盘转接板有冲突，只能 2 选 1。

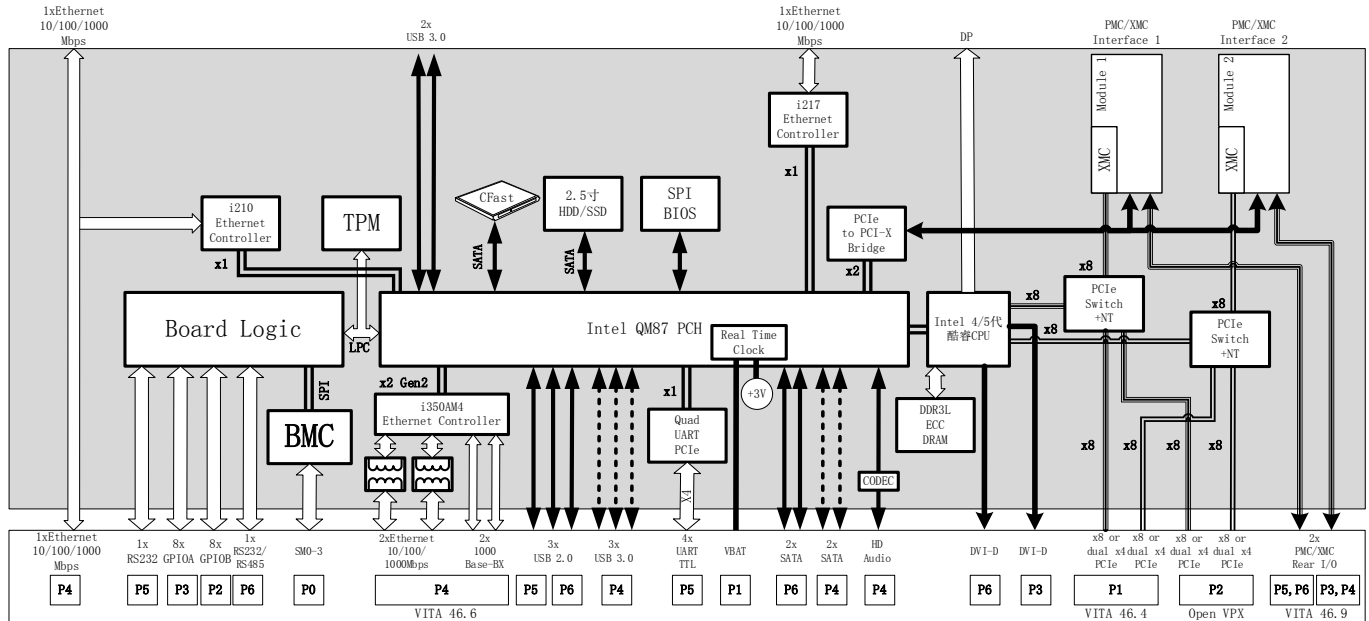


Figure 1-2 系统框图

1.5 显示接口性能

本主板提供 3 通道显示接口，其中 1 路 DP++ 接口从前面板引出，另外两路 DVI-D 接口从 VPX 连接器的 P3,P6 接口引出。显示支持 3 屏同时显示，支持的分辨率如下：

CPU	接口 1	接口 2	接口 3	显示器 1 最大分辨率	显示器 2 最大分辨率	显示器 3 最大分辨率
酷睿 4 代	DP	DVI1	DVI2	3840x2160@60Hz	1920x1200@60Hz	1920x1200@60Hz
酷睿 5 代	DP	DVI1	DVI2	4096x2304@60Hz	1920x1200@60Hz	1920x1200@60Hz

表格 1-1 显示分辨率

NOTE:

VPX-P3 接口引出的 DVI2 显示接口，不支持 BIOS 启动显示。

1.6 功耗

主板功耗主要跟搭配的 CPU 有关系，选用不同 CPU 功耗不同，主板性能也有差别。

处理器	功能	+5V		+3.3V AUX	
		典型	最大	典型	最大
i5-4402E	2 核 4 线程, 1.6GHz。	9.0A	13.5A	0.4A	0.6A
i7-4700EQ	4 核 8 线程, 2.4GHz。	10A	16A	0.4A	0.6A
i7-5700EQ	4 核 8 线程, 2.6GHz。	10A	16A	0.4A	0.6A

表格 1-2 主板电压电流需求

NOTE:

以上功率包含板载 16Gbytes DDR3L 内存，不包含 XMC 模块的功耗。

2 结构/安装

2.1 前面板

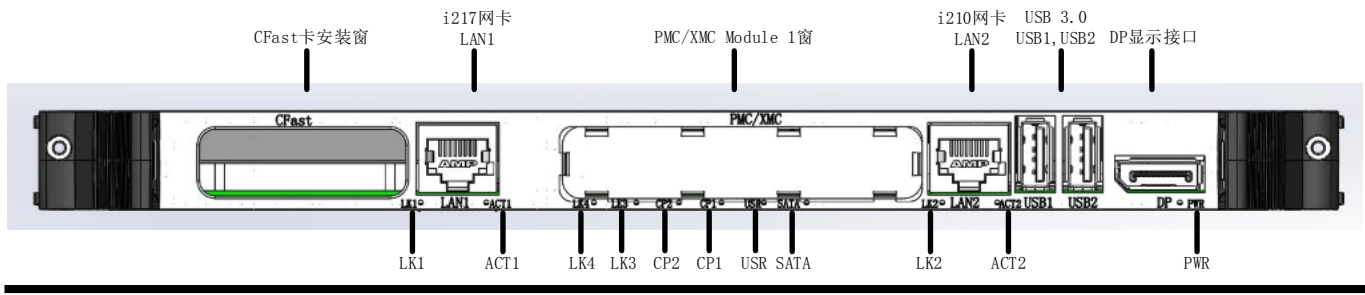


Figure 2-1 前面板示意图

2.1.1 电源指示灯

PWR 灯(红色)是电源指示灯，当主板一切电源都正常时亮红灯。当主板电源异常时以大约 500ms 周期闪烁，代表主板电源故障。

NOTE:

当主板进入休眠或者睡眠状态时，由于 CPU 核电会被关闭，电源指示灯也会闪烁，用于提示主板成功进入休眠或睡眠状态。

2.1.2 硬盘指示灯

SATA 灯(黄色)是硬盘指示灯，当系统有对硬盘进行读写时，此灯闪烁。

2.1.3 网络状态灯

LAN1 i217 网卡	LK1(黄色)	亮：1000M 连接 灭：10M，100M or 未连接
	ACT1(绿色)	闪烁：有数据收发
LAN2 i210 网卡	LK2(黄色)	亮：1000M 连接 灭：10M，100M or 未连接
	ACT2(绿色)	闪烁：有数据收发
LAN3-6 i350 网卡	LAN3,电口 CP1(绿色)	常亮：10/100/1G 连接 闪烁：有数据收发
	LAN4,电口 CP2(绿色)	常亮：10/100/1G 连接 闪烁：有数据收发
	LAN5,光口 LK3(绿色)	常亮：10/100/1G 连接 闪烁：有数据收发
	LAN6,光口 LK4(绿色)	常亮：10/100/1G 连接 闪烁：有数据收发

表格 2-1 网络状态指示灯

2.1.4 用户控制灯

USR 灯(绿色)是用户控制灯，用户可以通过 IO 地址操作寄存器设置此灯是亮还是灭。请查看寄存器说明章节查看此灯的具体操作方法” [状态寄存器 3](#)”。

2.2 RTC 电池安装

主板上 RTC 电池座可以安装标准 CR2032 钮扣电池，供主板 RTC 电路使用。为了便于主板长时间存放和快递运输，主板默认不安装电池，由用户自行采购电池安装。用户安装电池时注意安装正确的安装方法，不要损坏电池插座。

安装时应当将 CR2032 电池的一端斜向插入电池座带金属卡口的一端，再按压另外一端压入塑料卡扣。

2.3 CFast 卡安装

主板提供了 CFast 卡安装位，最大速度支持 SATA 3.0。主板本身不带 CFast 卡，用户需要自行采购。

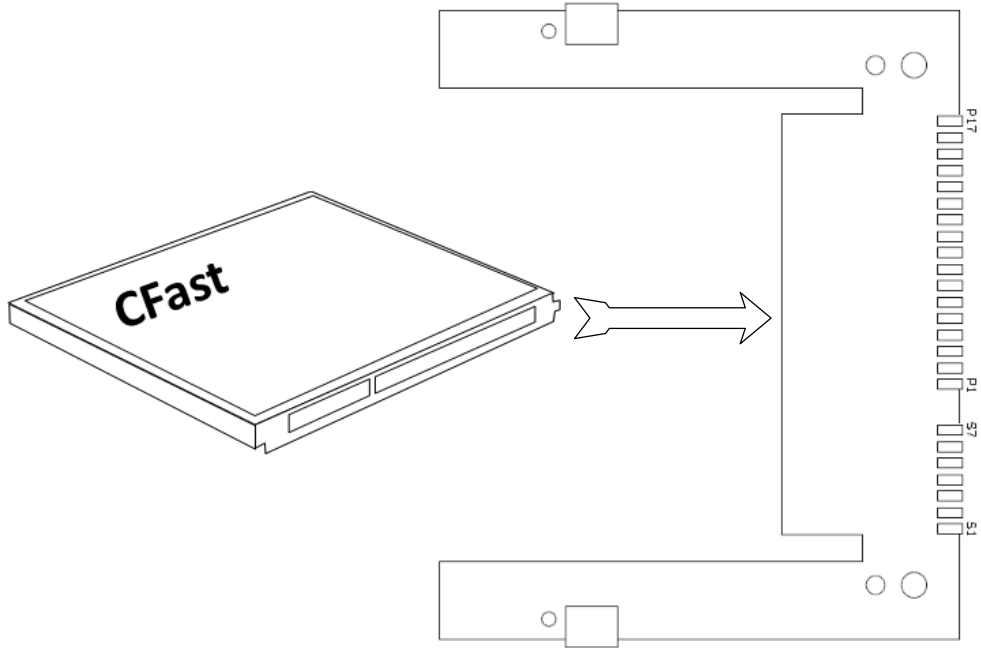


Figure 2-2 CFast 卡安装

2.4 SATA 2.5 寸硬盘安装

当主板不安装 PMC/XMC Module 2 时，可以附加硬盘转接小板安装标准 2.5 寸硬盘。硬盘固定在散热器上的硬盘支架上。

由于转接原因，此硬盘速率受限，只能运行与 SATA 2.0 或 SATA 1.0，安装此硬盘后为了确保系统稳定，需要在 BIOS 设置中设置 SATA 速率为 Gen2 或者 Gen1。

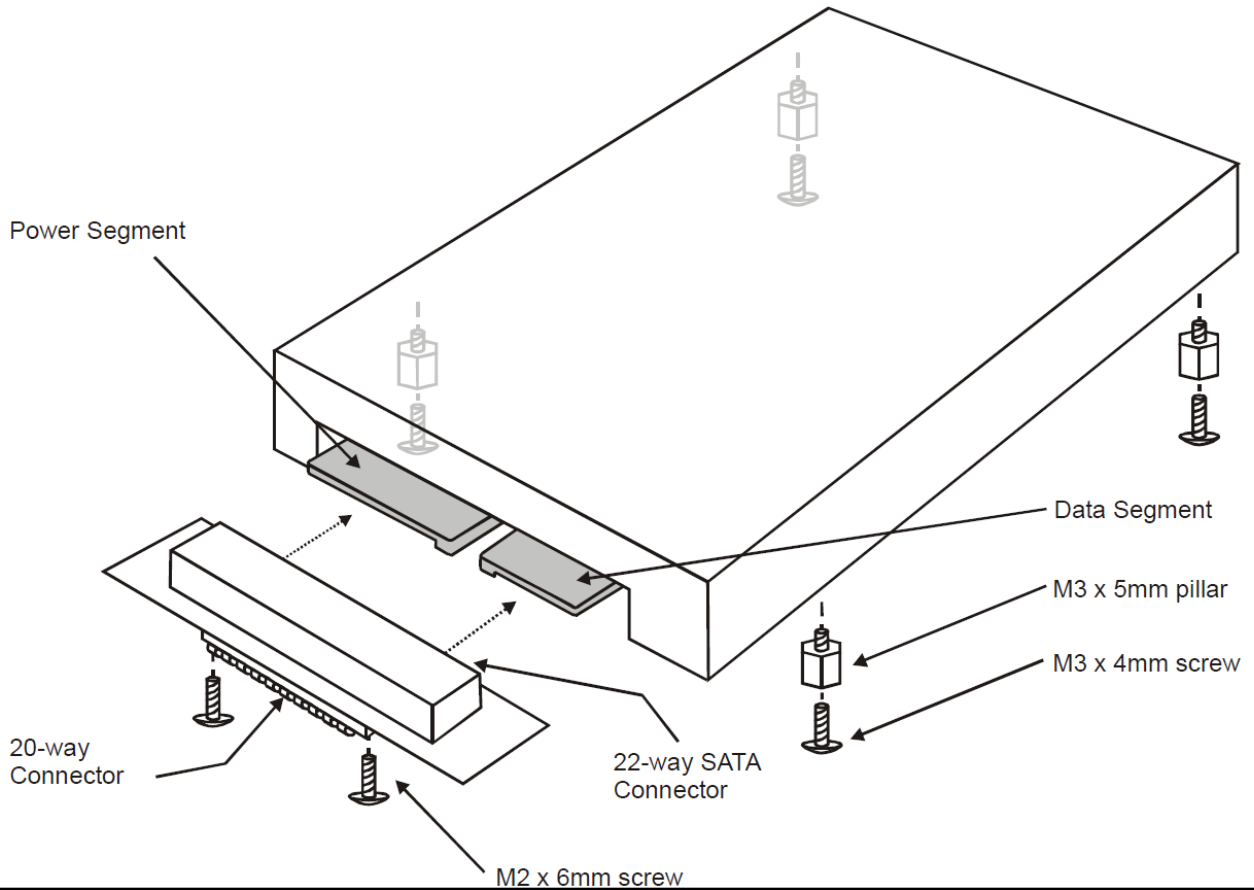


Figure 2-3 SATA 硬盘安装

2.5 XMC/PMC 安装

下图显示了安装 XMC/PMC 模块的步骤。

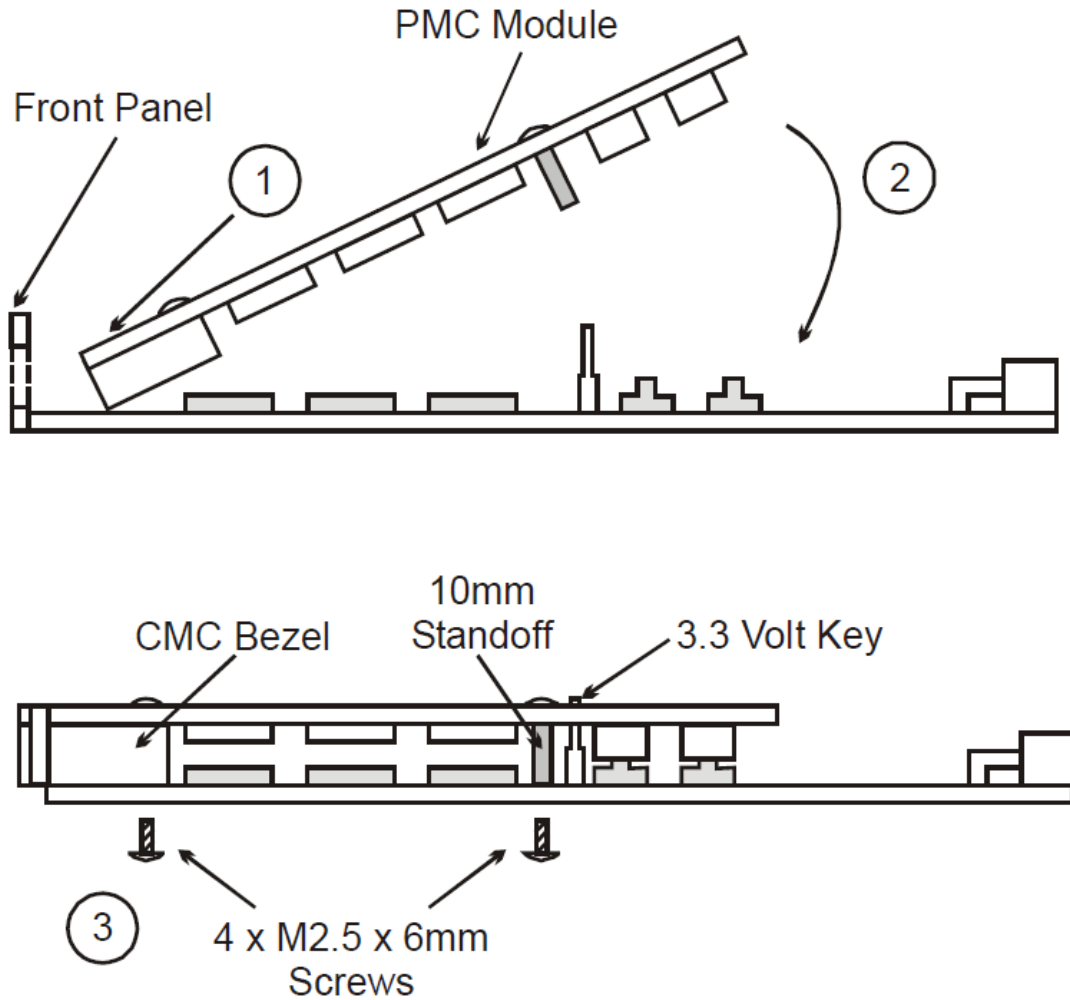


Figure 2-4 XMC/PMC 安装图示

3 VPX INTERFACE

本 VPX 主板提供了符合标准 VPX 接口的 P0,P1,P2,P3,P4,P5,P6 连接器。满足 OpenVPX System Specifications(VITA 65)。下列章节描述了详细的各个接口功能。

3.1 功能

3.1.1 电源供应

主供电电源为 VS1(12V)和 VS3(5V)电源供电输入。5V 电源用于主板处理器，内存，芯片组和其它外设功能等。5V 电也被直接连接到 PMC 的主供电。

PMC 的 VIO 电源可以通过主板选焊 0 欧姆电阻选择 3.3V 或者 5V。

XMC 的(VPWR)可以通过选焊 0 欧姆电阻选择 VS3(5V) or VS1(12V)。

3.3V_AUX 电轨给板上的 BMC 电路和电源监控芯片供电。

PMC/XMC 装置的 3.3V 由板载的 DC-DC 控制器从 VS3(5V)转换。

-12V_AUX 直接连接到了 PMC 和 XMC。

+12V_AUX 没有使用。

3.1.2 电池供电(VBAT)

主板的 RTC 电路供电可以由 3 路电源提供，主板 3.3V 供电正常的时候优先使用外部 3.3V 电源，当主板 3.3V 断开时，由板上的 RTC 电池供电，此外 VPX P1.G3 脚提供的 VBAT 供电引脚还可以通过后传卡电池供电。原理图设计如下：

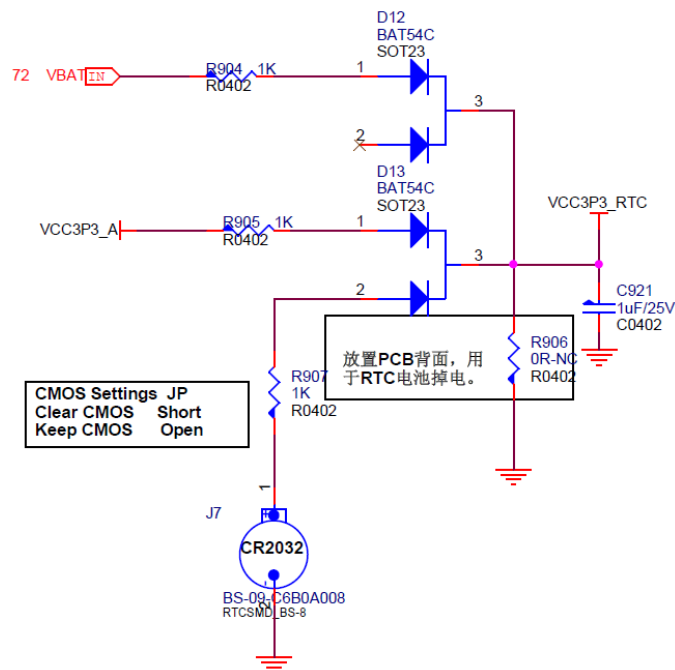


Figure 3-1 RTC 电路图

3.1.3 System Controller(SYS_CON#)

板卡根据此信号监测当前槽位是系统槽还是外围槽。

0=系统槽，1=外围槽。

3.1.4 System reset(SYSRESET#)

VPX 基础标准中引脚(P0.B4)是一个 SYSRESET#引脚，此引脚的功能可以由 BMC 配置其使能或禁用。

当本板为系统槽时：

1.BMC 配置 VPX SYSRST EN 寄存器位=1，使其功能，那么 SYSRESET#引脚为一个输出引脚，被连接到主板内部的 PLTRST#信号上，可以用于复位外围卡设备。

2.BMC 配置 VPX SYSRST EN 寄存器位=0，禁用其功能，那么 SYSRESET#引脚输出高阻态，板内有 10K 电阻上拉到 3.3V 电压。

当本板为外围槽时：

1.BMC 配置 VPX SYSRST EN 寄存器位=1，使其功能，那么 SYSRESET#引脚为一个输入引脚，被连接到主板内部的 SYSTEM_RST#信号上，其低电平复位本主板。

2.BMC 配置 VPX SYSRST EN 寄存器位=0，禁用其功能，那么 SYSRESET#引脚会被忽略。

3.1.5 Module Maskable Reset(MSKRST#)

VPX 基础标准中引脚(P1.G15)是一个 MSKRST#引脚，MSKRST#引脚的低电平会引起主板复位。

此引脚的功能可以由 BMC 配置其使能或禁用。

3.1.6 Non-Volatile Memory Read Only(NVMRO)

VPX NVMRO 信号从背板(P0.A4)连接到各个插槽板卡，用于控制板卡是否可以写入数据到非易失性存储器。

如果本板是系统槽位，NVMRO 信号通过 BMC 控制器置位高低电平。

如果本板是外围槽位，NVMRO 为输入引脚。

NVMRO 为高电平时，外围槽的非易失性存储器将被写保护。

NVMRO 为低电平时，外围槽的非易失性存储器可以被写入。

3.1.7 System Management Busses(SM[0..3])

SM[0..3]被设计为两组支持 IPMI 协议的 I2C 总线。其中 SM0,SM1 为 1 组，SM2,SM3 为 1 组。SM0 和 SM2 是 clk，SM1 和 SM3 是 data。

3.1.8 Geographical Address Field

主板提供 GA[0..4],GAP#用于板卡插槽位号识别。

3.1.9 JTAG Port(PCIE_CLK_p/n)

本主板不提供 JTAG 信号。其中 JTAG 信号的 P0.D7,P0.E7 可以通过选焊 0 欧姆电阻提供 1 路标准 PCIE_CLK 信号，供其它设备使用。默认 0 欧姆电阻是不焊接的。

3.1.10 Auxiliary Clock(AUX_CLK+/-)

当主板位于系统槽位时，VPX 的 P0 口的 RES_BUS+/-引脚输出一对差分秒信号（1PPS）。可以用于系统定时等功能。

当主板位于外设槽位时，此引脚为输入状态，接收外部 1PPS 信号，被送入主板上的 CPLD 器件，但是没有做任何功能。

此信号满足 TIA/EIA-899 规范，为 M-LVDS 电气特性，支持多点连接特性，详细介绍参考 4.1.11 章节的介绍。

3.1.11 Reference Clock(REF_CLK+/-)

当主板位于系统槽位时，VPX 的 P0 连接器提供了一对 REF_CLK+/-信号(P0.E8-REF_CLK+/P0.F8-REF_CLK-)，可以被设置为 25MHz or 100MHz SSC/CFC 时钟信号到背板。其控制由 BMC 控制器(板卡配置寄存器 2)设置。

当主板位于外设槽位时，此对引脚为输入状态，可以接收外部 25MHz or 100MHz，用于主板上的 PCIE Switch Bridge 芯片 SSC 时钟（仅 100MHz 可以做 SSC）。

此对信号按照 VPX 规范 VITA 65-R2012 标准提供的是 M-LVDS 电平信号，满足 TIA/EIA-899 规范。M-LVDS 信号是基于 LVDS 标准的改进版本，支持一对多双向通讯，如下图所示应用关系，用于 VPX 系统中时钟源同步，降低系统的电磁干扰环境。

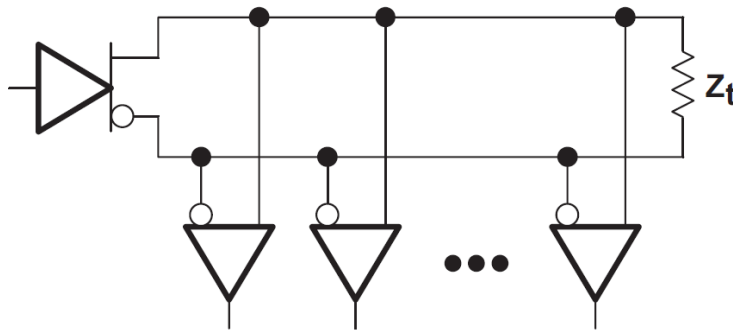


Figure 3-2 M-LVDS 多点连接

3.1.12 Bussed GPIO(GDISC#)

按照 OpenVPX 标准，引脚(P1.G1)是 GDISC#信号。这个信号输入到主板，一个下降沿将触发产生 IRQ5 中断。

3.2 VPX PCIe 数据通道配置

两片 PLX PEX8733 PCIe switches 芯片被用于设计 VPX 的 PCIe 总线。总共提供多达 32 路 PCIe 数据通道，可以配置为 4 路 x8-lane 端口，8 路 x4-lane 端口，或者 x8，x4 混用。下表列出了可以配置的模式，其对 PEX8733 的配置通过 BMC 配置，参考 BMC 章节“[板卡配置管理寄存器 3](#)”的说明。

3.2.1 VPX-P1 PCIe 数据通道配置

配置模式			VPX P1 连接器			
x4 端口 (桥片)	x8 端口 (桥片)	通道				
Port8 1x4 (PEX8733 A)	Port8 1x8 (PEX8733 A)	Lane16	P1.A1	P1.B1	P1.D1	P1.E1
		Lane17	P1.B2	P1.C2	P1.E2	P1.F2
		Lane18	P1.A3	P1.B3	P1.D3	P1.E3
		Lane19	P1.B4	P1.C4	P1.E4	P1.F4
Port9 1x4 (PEX8733 A)		Lane20	P1.A5	P1.B5	P1.D5	P1.E5
		Lane21	P1.B6	P1.C6	P1.E6	P1.F6
		Lane22	P1.A7	P1.B7	P1.D7	P1.E7
		Lane23	P1.B8	P1.C8	P1.E8	P1.F8
Port8 1x4 (PEX8733 B)	Port8 1x8 (PEX8733 B)	Lane16	P1.A9	P1.B9	P1.D9	P1.E9
		Lane17	P1.B10	P1.C10	P1.E10	P1.F10
		Lane18	P1.A11	P1.B11	P1.D11	P1.E11
		Lane19	P1.B12	P1.C12	P1.E12	P1.F12
Port9 1x4 (PEX8733 B)		Lane20	P1.A13	P1.B13	P1.D13	P1.E13
		Lane21	P1.B14	P1.C14	P1.E14	P1.F14
		Lane22	P1.A15	P1.B15	P1.D15	P1.E15
		Lane23	P1.B16	P1.C16	P1.E16	P1.F16

表格 3-1 VPX-P1 PCIe 数据通道配置

3.2.2 VPX-P2 PCIe 数据通道配置

配置模式			VPX P2 连接器			
x4 端口 (桥片)	x8 端口 (桥片)	通道				
Port10 1x4 (PEX8733 A)	Port10 1x8 (PEX8733 A)	Lane24	P2.A1	P2.B1	P2.D1	P2.E1
		Lane25	P2.B2	P2.C2	P2.E2	P2.F2
		Lane26	P2.A3	P2.B3	P2.D3	P2.E3
		Lane27	P2.B4	P2.C4	P2.E4	P2.F4
Port11 1x4 (PEX8733 A)		Lane28	P2.A5	P2.B5	P2.D5	P2.E5
		Lane29	P2.B6	P2.C6	P2.E6	P2.F6
		Lane30	P2.A7	P2.B7	P2.D7	P2.E7
		Lane31	P2.B8	P2.C8	P2.E8	P2.F8
Port10 1x4 (PEX8733 B)	Port10 1x8 (PEX8733 B)	Lane24	P2.A9	P2.B9	P2.D9	P2.E9
		Lane25	P2.B10	P2.C10	P2.E10	P2.F10
		Lane26	P2.A11	P2.B11	P2.D11	P2.E11
		Lane27	P2.B12	P2.C12	P2.E12	P2.F12
Port11 1x4 (PEX8733 B)		Lane28	P2.A13	P2.B13	P2.D13	P2.E13
		Lane29	P2.B14	P2.C14	P2.E14	P2.F14
		Lane30	P2.A15	P2.B15	P2.D15	P2.E15
		Lane31	P2.B16	P2.C16	P2.E16	P2.F16

表格 3-2 VPX-P2 PCIe 数据通道配置

4 PMC/XMC 功能

主板可以搭载 2 路 PMC/XMC 模块。其中 PMC/XMC 2 跟 2.5 寸硬盘安装位，1 路千兆以太网前出接口和 CFast 卡座有冲突，只能 2 选 1 功能。订货的时候有不同的型号出厂焊接不同的功能。

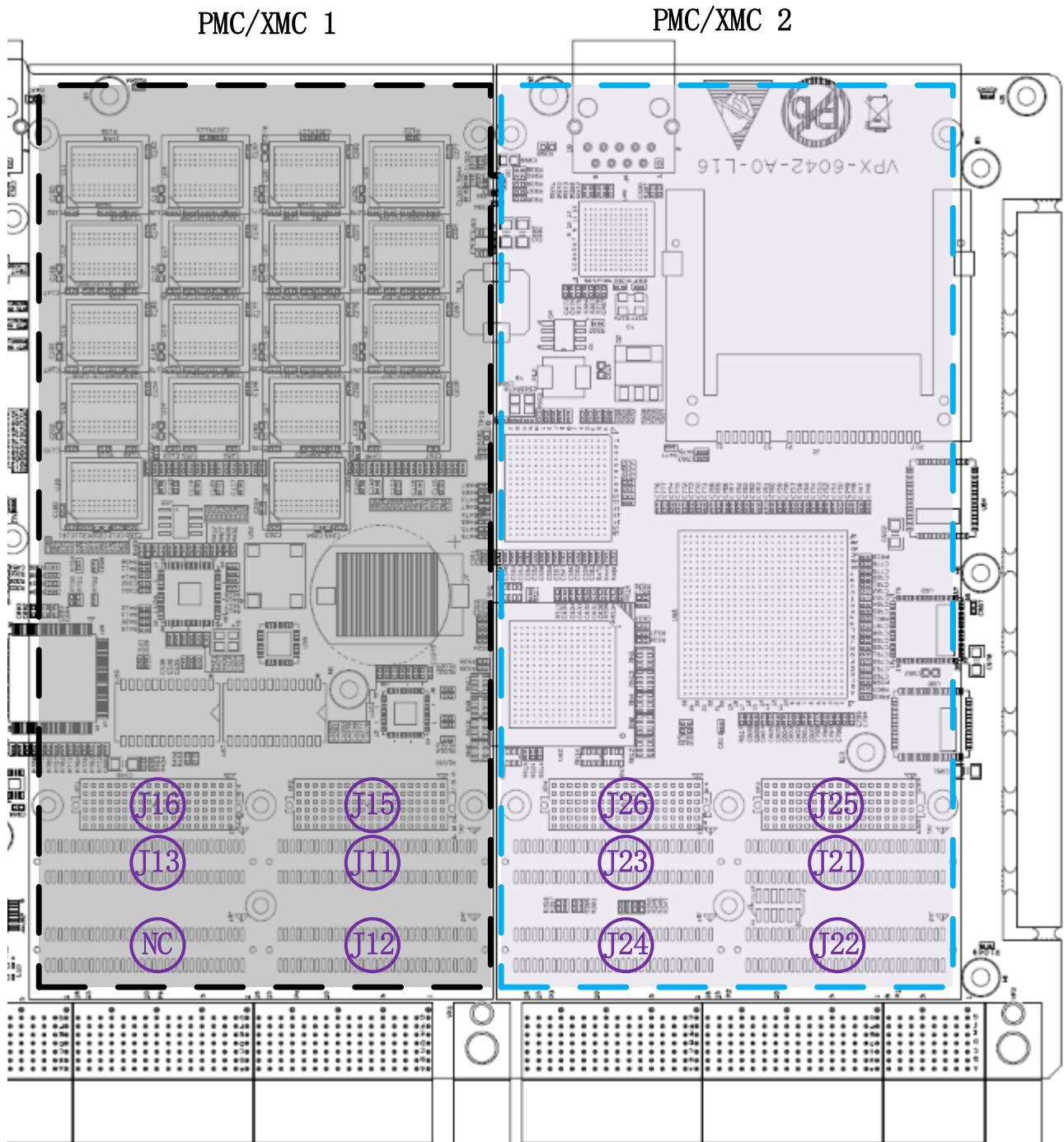


Figure 4-1 PMC/XMC 位置示意图

4.1 XMC 设置

本主板可以搭载 2 块 XMC 模块，每个 XMC 模块由 PEX8733 PCIe 桥片提供 1 个 x8 数据通道的 PCIe 端口。高级应用中，此 x8 端口可以配置成 2 个 x4 端口，这种模式下 XMC 模块上可以放置 2 个 PCIe 设备。

XMC VPWR 可以通过选焊电阻选择 5V 还是 12V：

XMC Module 1：焊接 R636(1206,0R)选择 5V，default；

焊接 R632(1206,0R)选择 12V。

XMC Module 2：焊接 R647(1206,0R)选择 5V，default；

焊接 R646(1206,0R)选择 12V。

4.2 PMC 设置

主板通过 PCIE x2 总线连接到 PI7C9X130 芯片，转出 PCI 总线。可以通过电阻选焊设置 PCI 总线速率，支持 PCI 33M/66M,PCI-X，跳线方法如下：

M66EN	PCIXCAP	SEL100	总线模式
low	GND	low(default)	PCI 33MHz
high(default)	GND	low(default)	PCI 66MHz
don' t care	10K to GND	low(default)	PCIX 66MHz
don' t care	high(default)	low(default)	PCIX 133MHz

表格 4-1 PMC-PCI 总线速率设置

NOTE:

M66EN：焊接 R544 (0402，0R) 电阻为 low，默认不焊接为 high 状态。另外此信号连接到了 PMC-J12.47 脚，可以通过 PMC 模块上下拉来确定状态；

PCIXCAP：焊接 R540 (0402，10K/0R) 电阻到 GND，默认不焊接为 high 状态。另外 PCIXCAP 信号连到 PMC-J11.39 脚，可以通过 PMC 模块上下拉来确定状态；

SEL100：默认下拉 1K 到地，为低电平状态。

PMC 接口的 PCI 总线支持 32bit/64bit 运行模式，通过板上选焊电阻来选择实现。

焊接 R541(0402,0R)电阻将端接到地，PCI 总线运行于 32bit 模式；

不焊接 R541，配置 PCI 总线运行于 64bit 模式。

PMC VIO 可以通过选焊电阻选择 3.3V 还是 5V：

PMC Module 1：焊接 R625(1206,0R)选择 3.3V，default；

焊接 R626(1206,0R)选择 5V。

PMC Module 2：焊接 R639(1206,0R)选择 3.3V，default；

焊接 R640(1206,0R)选择 5V。

5 存储装置

5.1 DRAM 内存

主板支持双通道 DDR3L-1600 内存，带 ECC 功能。容量标准版本为 16GBytes，可以选配 8GBytes 版本降低成本。内存跟随主板的 S3,S4/S5 状态降低电源功耗。

5.2 BIOS FLASH

主板为 CPU 提供了 1 颗 SPI 接口的 128M-bit 容量 FLASH 芯片，供 BIOS 程序使用。

5.3 EEPROM

主板为两路 DDR 内存通道提供了 2 片 EEPROM 芯片，用于存储各自内存通道的自定义配置，由于主板的内存配置参数默认包含在 BIOS 中，所以此两颗芯片默认不焊接。

主板提供了 1 片 EEPROM，容量为 2K-bit。用于主板序列号存储等重要信息，由工厂生产控制内容，用户不能对其进行写入操作。其 I2C 地址为 0xA8/A9。

网卡 i350 芯片搭配 1 颗 256K-bit 容量的 EEPROM 用于网卡芯片的配置和 MAC 地址存储。

两颗桥片 PEX8733 分别搭配了 1 颗 256K-bit 容量的 EEPROM 用于配置桥片的特殊功能，比如虚拟端口，非透明桥功能等高级应用，出厂默认内容为空。

除了上述 EEPROM 外，另外网卡芯片 i210 和 PCIe-UART 芯片也设计了其配置 EEPROM，由于其只有特殊场景下才需要用到，所以默认不焊接。

5.4 CFast

主板提供了 CFast 卡安装位，最大速度支持 SATA 3.0。

5.5 SATA

主板除了通过转接板提供 SATA 2.5 寸硬盘安装位外，另外通过后传引出了多路 SATA 接口，其中 P4 引出了 SATA0 和 SATA1，P6 引出了 SATA2 和 SATA3。

6 以太网接口

本主板提供 6 路千兆以太网。其中前面板使用 RJ45 连接器最多引出 2 路，后传可以引出 5 路。

6.1 i210 网卡

主板通过 PCIE x1 连接 intel 网卡芯片 i210 扩展出 1 路千兆以太网，此以太网可以通过 BMC 控制由前面板 RJ45 引出还是由后传引出。

6.2 Intel AMT 网口

Intel AMT 其全称为 INTEL Active Management Technology(英特尔主动管理技术)，它实质上是一种集成在芯片组中的嵌入式系统，不依赖特定的操作系统，这也是 IAMT 与远程控制软件最大的不同。该技术允许 IT 经理们远程管理和修复联网的计算机系统，而且实施过程是对于服务对象完全透明的，从而节省了用户的时间和计算机维护成本。

本主板提供的 1 路千兆以太网口支持 AMT 功能，由板载网卡芯片 I217 提供。通过 BIOS 设置能支持 AMT 功能，包括网络远程监控，BIOS 远程刷新等功能。

此网卡由前面板引出。

6.3 i350AM4 网卡

主板通过 PCIE x2 连接 intel 网卡芯片 i350AM4 扩展出 2 路千兆以太网电口，2 路千兆以太网光口。均通过 VPX 连接器后传引出。两路千兆以太网光口为 1000BASE-BX 标准。

7 其它接口

7.1 串口

主板提供总共 6 路串口，其中 2 路由 CPLD 外扩，另外 4 路由 PCIE-UART 芯片外扩。

7.1.1 CPLD 串口

CPLD 通过 LPC 总线外扩了 2 路串口，占用地址 COM1:3F8/IRQ4, COM2:2F8/IRQ3。串口为标准 16550 标准串口设备，最大支持波特率 115200bps。

其中 COM1 支持 RS232,RS422,RS485 电平，工作模式由 BMC 控制。

COM1 串口引脚复用功能如下，当配置为 RS422 或者 RS485 模式下时，由 RTS#做数据流控制：

VPX-P6 PIN	RS232	RS422	RS485
E12	RTS#	RX-	
B12	CTS#	TX-	RTX-
F12	TXD	RX+	
C12	RXD	TX+	RTX+

表格 7-1 COM1 串口引脚复用

COM2 为 RS232 电平，通过 VPX-P5 连接器引出。

7.1.2 PCIE 外扩串口

另外 4 个串口 (COM3 至 COM6) 通过 VPX-P5 连接器引出，为 TTL 电平。这 4 个串口通过 Pericom 公司的 4 串口控制器 PI7C9X7954B 从 PCIE x1 转换出来，最大支持波特率能达到 921kbps。

7.2 BMC 调试接口

主板带 BMC 管理芯片，可以通过主板背面的调试接口进入 BMC 控制台，对主板的初始化设置进行配置。其接口需要专用的调试转接线缆和转接板。接口位于电路板背面的边缘位置，便于使用。

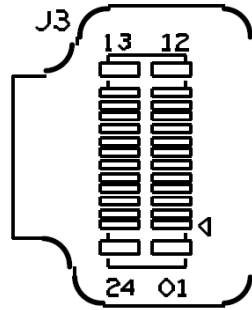


Figure 7-1 BMC 调试接口

7.3 USB 接口

主板提供 8 路 USB 2.0，5 路 USB 3.0 接口。其中 2 路 USB 3.0 通过前面板引出。另外 USB 接口通过 VPX 连接器的 P4,P5,P6 引出。

7.4 显示接口

主板支持 3 路显示接口，其中前面板提供 1 路 DP++ 接口，另外两路 DVI 接口通过 VPX 连接器后传。

7.5 音频

主板提供了板载音频控制器 ALC888，提供左右声道音频输出和输入，以及左右声道 MIC 音频输入功能，通过 VPX-P4 连接器引出。

7.6 TPM

主板提供了 TPM 器件电路，支持可信计算机应用，其中 TPM 器件支持国产 TPM 产品，该选项为选配选项，默认 TPM 器件不焊接。

7.7 蜂鸣器

主板自带了一个蜂鸣器。主板开机故障时会通过不同的声音发出鸣叫，提示故障原因。通过 IO 地址 0x60 可以软件控制蜂鸣器鸣叫。

bit[1:0]写入 11 蜂鸣器鸣叫，

bit[1:0]写入 00 蜂鸣器停止鸣叫。

8 BIOS 设置

主板使用 AMI bios , 支持如下功能 :

8.1 进入 BIOS

主板开机时按 DEL 键进入 BIOS。

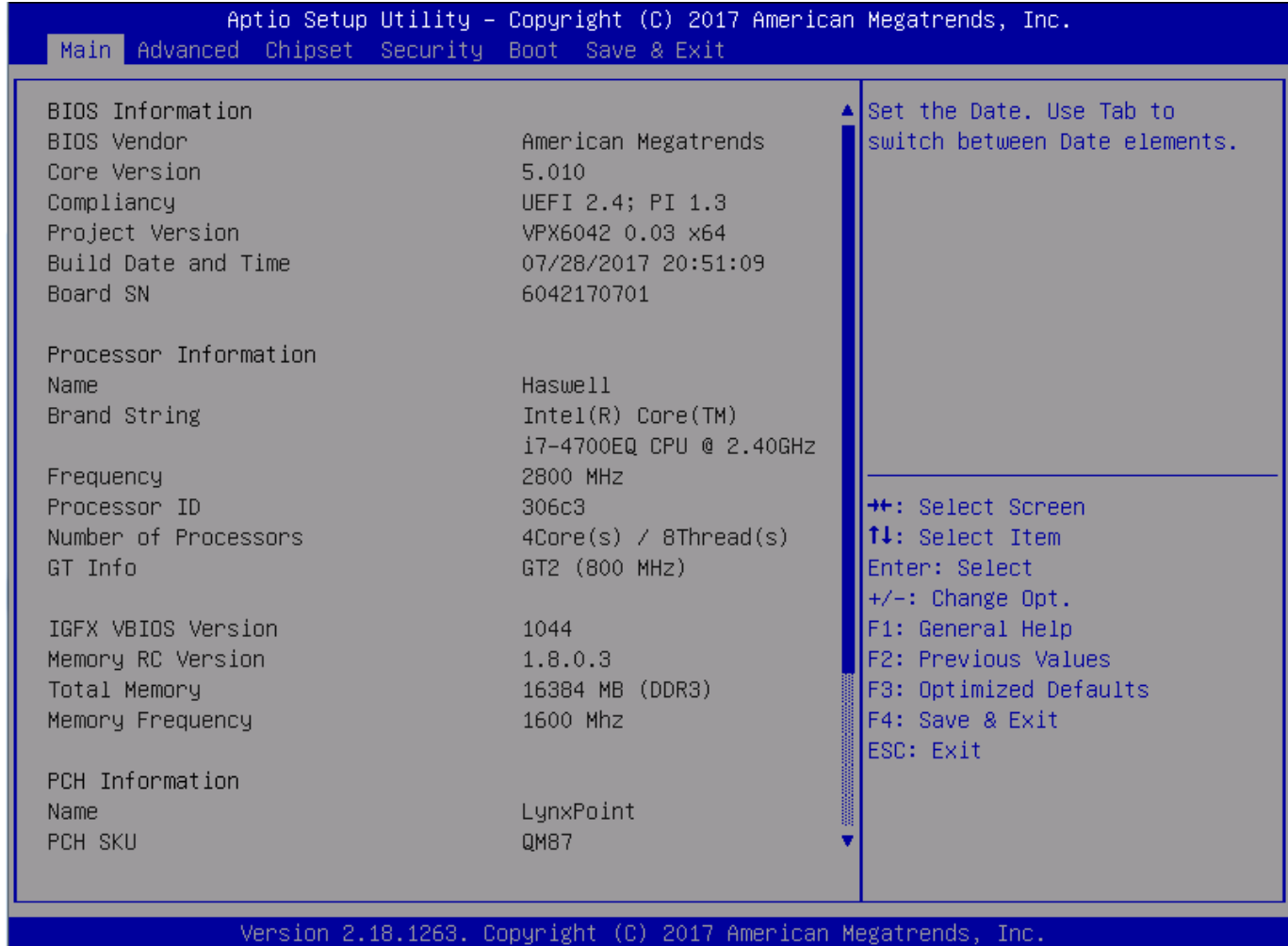


Figure 8-1 bios 界面

8.2 板卡序列号

主板 BIOS MAIN 界面会显示板卡序列号, 总共 10 个字符串, 不允许更改。

Board SN:6042170701

6042:板卡名称

17:生产年份

07:生产月份

01:生产序号

Build Date and Time	07/28/2017 20:51:09
Board SN	6042170701

8.3 进入 MBEx

Intel AMT 其全称为 INTEL Active Management Technology(英特尔主动管理技术), 它实质上是一种集成在芯片组中的嵌入式系统, 不依赖特定的操作系统, 这也是 iAMT 与远程控制软件最大的不同。该技术允许 IT 经理们远程管理和修复联网的计算机系统, 而且实施过程是对于服务对象完全透明的, 从而节省了用户的时间和计算机维护成本。

这项技术可以不依赖软硬件的实时状态而独立进行开机、维护、关机等操作, 即使在一个死机、关机或蓝屏甚至是已经关闭的系统上仍然可以工作, 当然, 进入 BIOS 进行操作也是不在话下。

iAMT 技术主要解决的问题是对那些远离 IT 管理维护人员的系统进行远程的修复和维护。借助于 iAMT 系统管理员可以远程安装设置操作系统, 下载升级软件, 甚至在远端系统关闭, 操作系统瘫痪或者硬盘出现故障时仍旧完成故障调查以及修复工作。这样可以为企业节省大量的用于管理维护计算机系统的支出和时间。

本主板硬件设计和 BIOS 已经支持 AMT 功能, 可以通过前面板 LAN1 的 RJ45 连接器连接, 通过 intel 的 vPro 技术远程登录计算机。能进行任何操作, 包括 BIOS 界面设置, BIOS 更新, 安装系统等功能。

要启用此功能, 需要 BIOS 中先进行设置操作, 才能成功进行远程登录。主板开机启动的时候按“ ctrl+p”进入 MBEx 设置界面。第一次进入默认密码为“ admin”, 登录后需要重新修改新密码, 新密码设置要求设置复杂难度的密码, 需要满足大写字母, 小写字母, 数字, 符号, 不少于 8 个字符。

下图所示即为设置好远程登录密码和 IP 地址后, 管理机通过网络远程登录目标主机的截图情况。

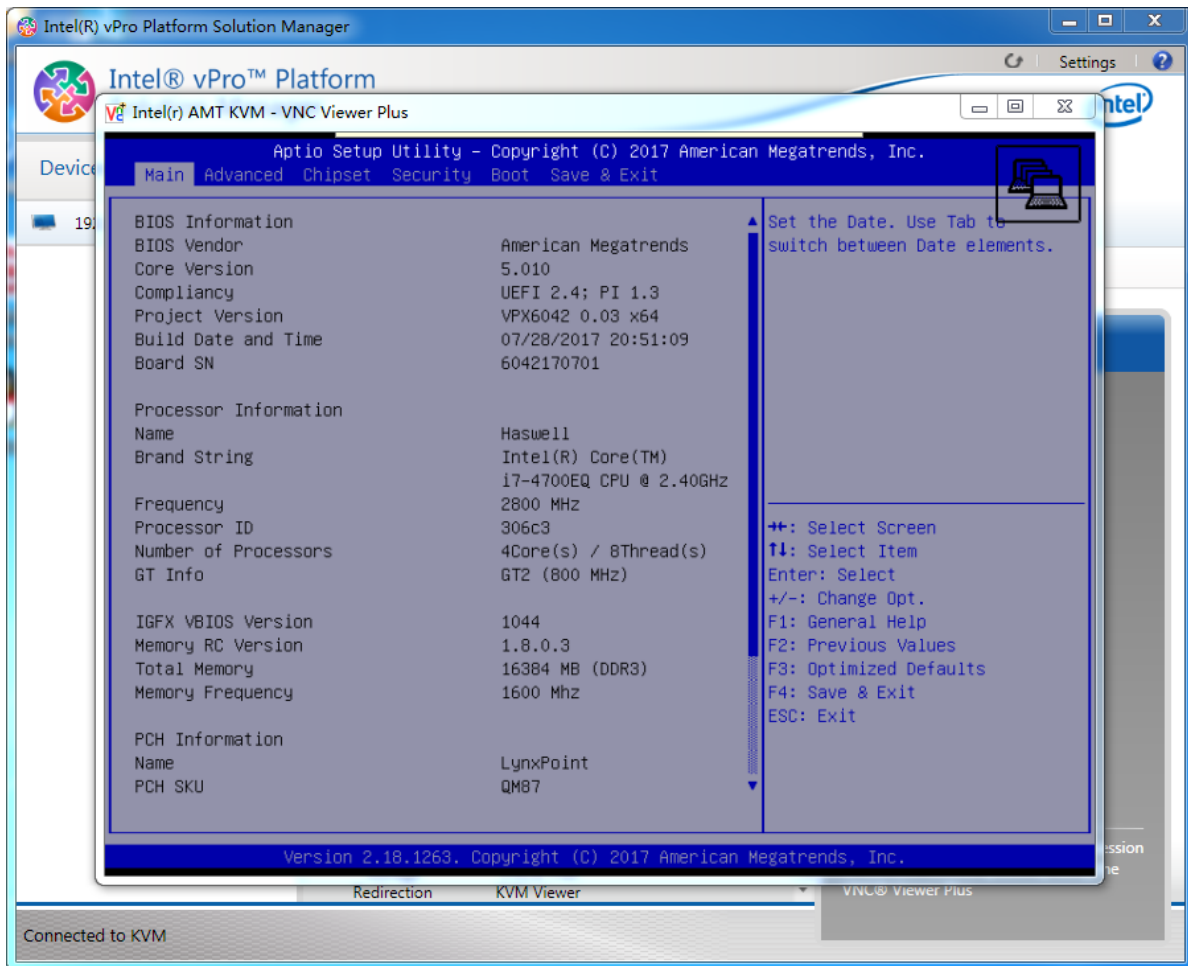


Figure 8-2 KVM 远程登录

9 BMC 控制台

主板上有 BMC 管理芯片可以监控主板的一些信号状态，也可以通过 BMC 来预先设置主板功能。比如网卡的前后切换，串口模式选择等。BMC 的操作、设置都是通过专用调试接口通过一个基于串口的 shell 命令控制台来完成的。串口连接速率为 115200,8,0,1

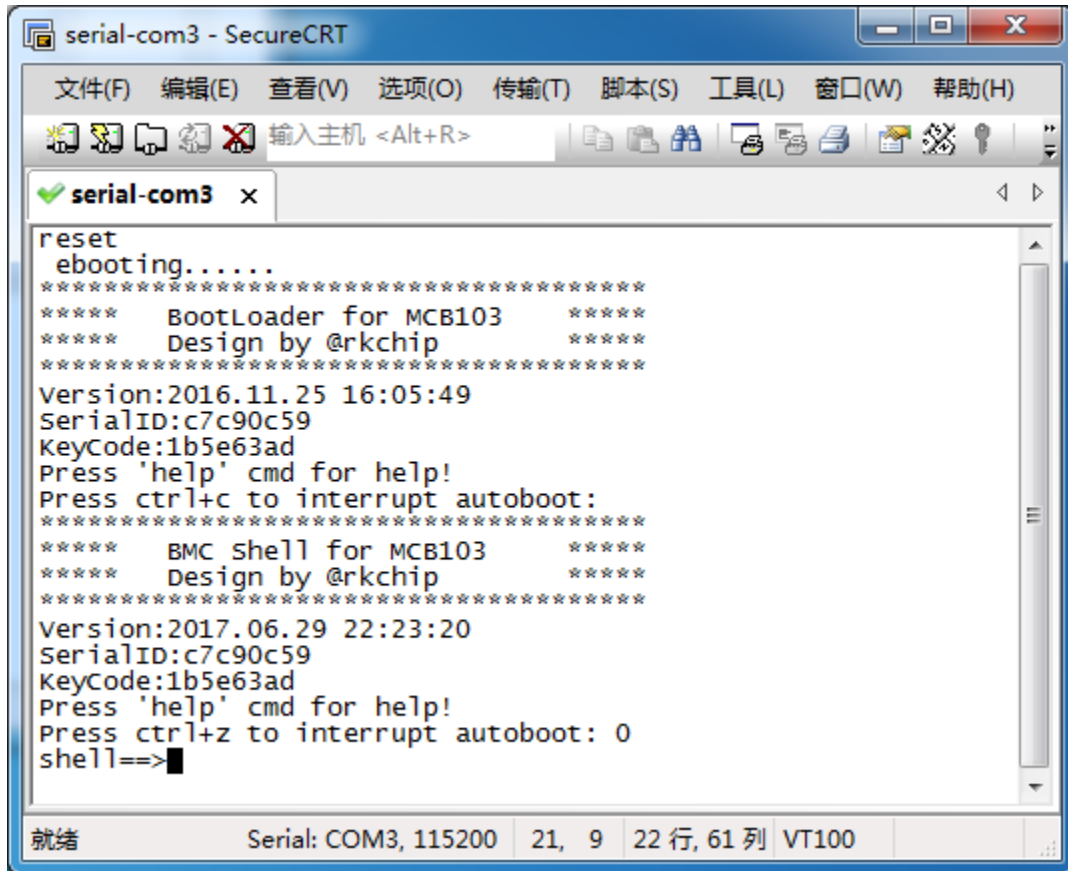


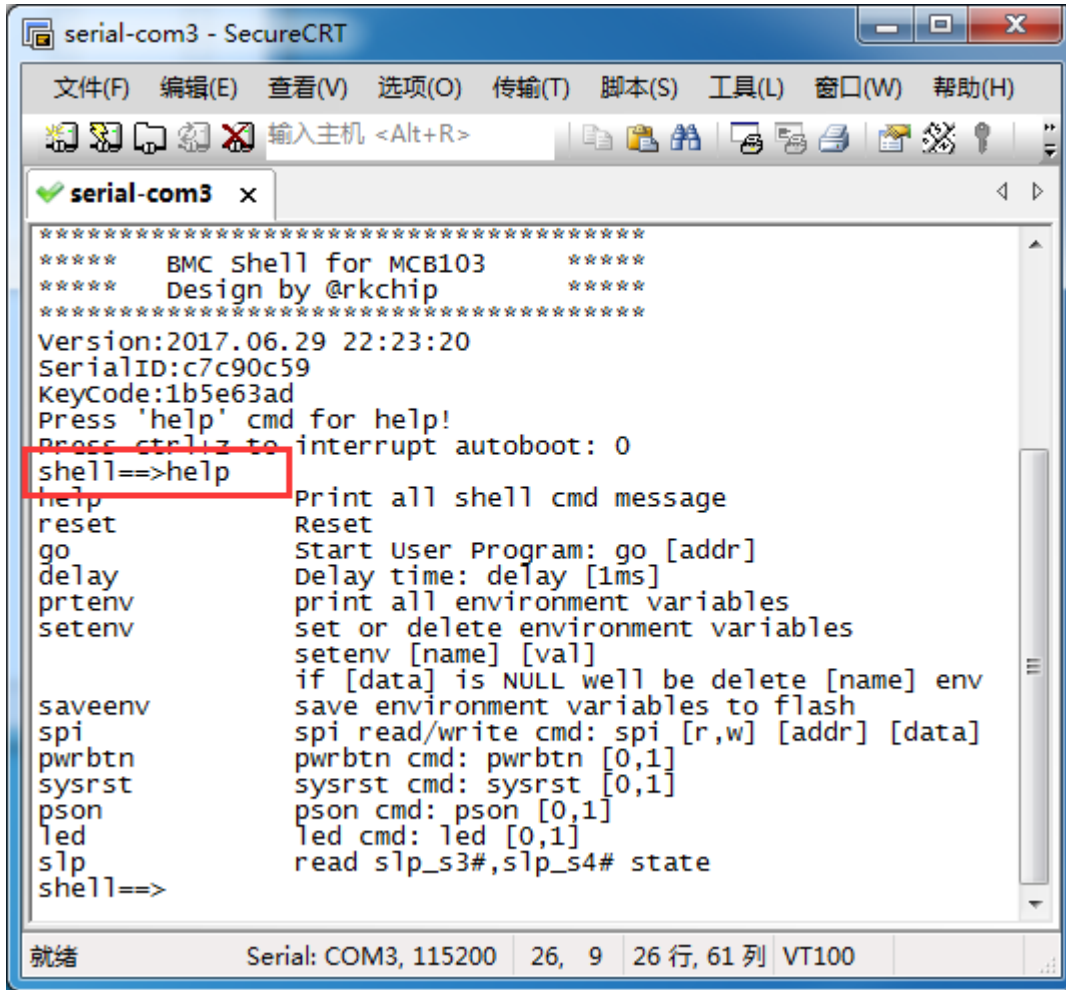
Figure 9-1 Shell 控制台

9.1 Shell 控制台操作

推荐使用串口超级终端通过板上的专用调试接口，引出 BMC 的串口，通过专用调试转接小板转为 USB 接口，与调试机连接。

在控制台中直接输入 ASCII 码字符进行交互。

shell 提供了丰富多样的操作命令，键入 help 会打印出帮助信息。



```
serial-com3 - SecureCRT
文件(F) 编辑(E) 查看(V) 选项(O) 传输(T) 脚本(S) 工具(L) 窗口(W) 帮助(H)
输入主机 <Alt+R>
serial-com3 x
*****
*****  BMC shell for MCB103      *****
*****  Design by @rkchip        *****
*****
Version:2017.06.29 22:23:20
SerialID:c7c90c59
KeyCode:1b5e63ad
Press 'help' cmd for help!
Press ctrl+z to interrupt autoboot: 0
shell==>help
help          Print all shell cmd message
reset         Reset
go            Start User Program: go [addr]
delay        Delay time: delay [1ms]
prtenv       print all environment variables
setenv       set or delete environment variables
              setenv [name] [val]
              if [data] is NULL well be delete [name] env
saveenv      save environment variables to flash
spi          spi read/write cmd: spi [r,w] [addr] [data]
pwrbtn      pwrbtn cmd: pwrbtn [0,1]
sysrst      sysrst cmd: sysrst [0,1]
pson        pson cmd: pson [0,1]
led         led cmd: led [0,1]
slp         read slp_s3#,slp_s4# state
shell==>
```

Figure 9-2 Shell-help 命令

9.2 SPI 命令

BMC 通过 SPI 总线访问 CPLD 芯片的寄存器。SPI 总线为 8 位操作，在 BMC 的 shell 中操作命令为 spi 操作命令。

地址	描述
0x00	板卡配置寄存器 1
0x01	板卡配置寄存器 2
0x02	电源时序寄存器
0x03	RAM 地址寄存器
0x04	RAM 数据寄存器
0x05	POSTCODE 寄存器
0x06	板卡配置寄存器 3
0x07	PCIE 设备使能
0x08	插槽编号寄存器

表格 9-1 SPI 命令

RW-Read/Write

RO-Read Only

RC-Read/Clear-writing 0 to this bit will clear it to 0;writing 1 will leave it unchanged.

RS-Read/Set-writing 0 to this bit will leave it unchanged, writing 1 will set to 1.

9.2.1 板卡配置寄存器 1

Register		板卡配置寄存器 1		
Address		0x00		
Bit	Access	Name	Reset value	Description
7	RO	SYS_CON	1	报告主板当前插槽状态。 0=系统槽 1=外围槽
6	RW	NVMRO	0	当主板为系统槽时，控制 NVMRO 状态 0=写保护禁用 1=写保护使能
5	RW	TEST[2:0]	1	测试位，支持读写，写入任意值，然后读回。 用于测试 BMC 和 CPLD 之间的 SPI 接口是否正常。
4			0	
3			1	
2	RO	REV[2:0]	xxx	硬件版本信息 000=Rev A 001= Rev B 010= Rev C,etc.
1				
0				

表格 9-2 板卡配置寄存器 1

9.2.2 板卡配置寄存器 2

Register		板卡配置寄存器 2		
Address		0x01		
Bit	Access	Name	Reset value	Description
7	RW	VPX SYSRST ENABLE	1	系统槽状态： 0=SYSRESET#引脚为高阻态 1=SYSRESET#引脚跟随本主板的 reset#信号 输出高低电平，用于复位外设卡。 外设槽状态： 0=SYSRESET#引脚被忽略 1=SYSRESET#引脚低电平会导致本主板复位
6	RW	VPX CLK SEL	0	0=VPX REFCLK out 100MHz 1=VPX REFCLK out 25MHz
5	RW	SSC_SEL	1	0=VPX REFCLK is in 1=VPX REFCLK is out
4	RW	ETH2 Routing	0	板载网卡 i210 出线方式： 0=前面板 RJ45 出 1=VPX P4 引出
3	RW	C1_SLEW	0	串口 1 信号斜率控制 0=disable slew limiting 1=enable 250Kbps slew limiting
2	RW	C1_MODE	01	串口 1 模式设置 00=自回环模式 01=RS-232 10=RS-485 半双工 11=RS-422 全速率
1				
0	RW	C1_TERM	0	串口 1 RS-485/422 模式下接收端的端接电阻 0=无端接电阻 1=使能端接电阻 120Ω

表格 9-3 板卡配置寄存器 2

9.2.3 电源时序寄存器

此寄存器能获取主板当前的一些电源信号，当主板故障的时候，通过读取此寄存器能获知主板的一些故障信息，方便查找板卡问题。

Register		电源时序寄存器		
Address		0x02		
Bit	Access	Name	Reset value	Description
7	RO	NC	0	NC
6	RO	pch_pltrst_	1	复位外设信号状态
5	RO	pch_sys_rst_	1	复位信号状态
4	RO	pch_sys_pwrok	1	所有电压状态
3	RO	pg_vddq	1	DDR3 电压状态
2	RO	pg_all_s	1	所有 S 电状态
1	RO	pg_v1p05m	1	1.05VM 电状态
0	RO	pg_all_a	1	所有的 A 电状态

表格 9-4 电源时序寄存器

9.2.4 RAM 寄存器

BMC 和主板 CPU 之间通过一块 256 字节的双口 RAM 交互数据。这块双口 RAM 对于 BMC 芯片和 CPU 之间都是可读写的。例如：BMC 将采集到的温度信息写入到双口 RAM 的一段地址中，CPU 能从双口 RAM 中获取到这些数据。同理，CPU 也可以往双口 RAM 中写入一些数据，BMC 去读取，从而让 BMC 获知 CPU 的一些软件状态等信息。RAM 寄存器的操作有两个，地址分别是 0x03 和 0x04。其中地址 0x03 是地址寄存器，地址 0x04 是数据寄存器。

9.2.5 POSTCODE 寄存器

CPU 发出的 postcode 代码被缓存到 1 个 16 字节的 RAM 中，通过此寄存器可以将这存储的 16 个字节的 RAM 数据读出。当主板启动过程异常时，可以获知一些故障信息。

获取完整 postcode 序列的方法如下：

1. 确认 CPU 已经停止发送 postcode 代码，一般给足够启动时间还没动静可确保 CPU 已经停止。

2. 寻找最后 1 个 postcode 代码的存储地址，往 0x05 地址写入任意数值即可。

命令如下：spi w 5 0x55

3. 读取 16 个 postcode 代码

命令如下：spi r 5 16

下图为 1 次完整的读取 POSTCODE 代码操作。

红框中最后返回字符串：0xa0 b1 b1 b0 af ad a2 a0 92.....即为最后发出的代码。0xa0 为最后 1 个，紧跟其后的 b1 为倒数第二个，依次类推。

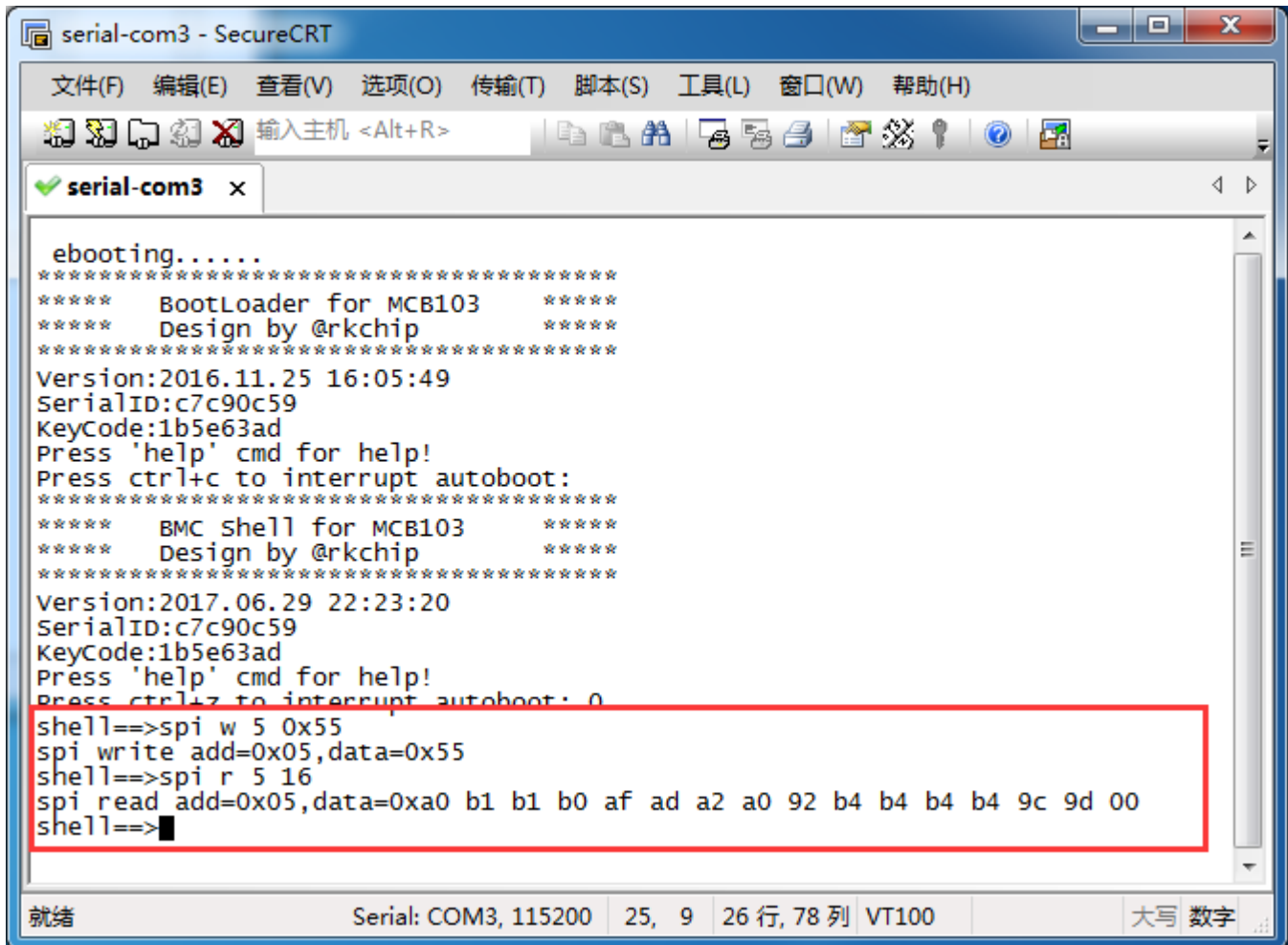


Figure 9-3 Shell-Postcode 读取

9.2.6 板卡配置寄存器 3

Register		板卡配置寄存器 3		
Address		0x06		
Bit	Access	Name	Reset value	Description
7	RW	VPX MSKRST ENABLE	0	0=忽略 MSKRST#引脚信号 1=MSKRST#的低电平会导致本主板复位
6	RW	PEX8733 B PORT CFG	0	配置 PEX8733 B 桥片端口设置 0=x8x8 1=x4x4x4x4
5	RW	PEX8733 A PORT CFG	0	配置 PEX8733 A 桥片端口设置 0=x8x8 1=x4x4x4x4
4	RW	SPD CFG CHANNEL B	1	设置内存通道 B 选择哪个 SPD 0=选择外置 EEPROM SPD 1=选择 BIOS 内置 SPD
3	RW	SPD CFG CHANNEL A	1	设置内存通道 A 选择哪个 SPD 0=选择外置 EEPROM SPD 1=选择 BIOS 内置 SPD
2:0	RO	NC	0	NC

表格 9-5 板卡配置寄存器 3

9.2.7 PCIE 设备使能

Register		PCIE 设备使能		
Address		0x07		
Bit	Access	Name	Reset value	Description
7	RO	NC	0	NC
6	RO	NC	0	NC
5	RW	PEX8733 B CLKREQ	0	PCIE Switch PEX8733 B 时钟请求 0=使能 1=禁用
4	RW	PEX8733 A CLKREQ	0	PCIE Switch PEX8733 A 时钟请求 0=使能 1=禁用
3	RW	PI7C9X130 CLKREQ	0	PCIE-PCIX 桥 PI7C9X130 时钟请求 0=使能 1=禁用
2	RW	i350AM4 CLKREQ	0	4 网口芯片 i350AM4 时钟请求 0=使能 1=禁用
1	RW	i210 ETH2 CLKREQ	0	以太网芯片 i210 时钟请求 0=使能 1=禁用
0	RW	PI7C9X7954B CLKREQ	0	4 串口芯片 PI7C9X7954B 时钟请求 0=使能 1=禁用

表格 9-6 PCIE 设备使能

9.2.8 插槽编号寄存器

VPX 机箱插槽编号由于设计原因，GA0-4 可以由 BMC 写入，被更改，但是我们不推荐这么操作。板卡的插槽编号应该由真实的机箱背板赋予。

Register		插槽编号寄存器		
Address		0x08		
Bit	Access	Name	Reset value	Description
7	RO	GAP#	1	VPX 机箱插槽编号
6	RW	GA4	1	
5	RW	GA3	1	
4	RW	GA2	1	
3	RW	GA1	1	
2	RW	GA0	1	
1:0	RO	NC	00	NC

表格 9-7 插槽编号寄存器

10 LOCAL I/O 功能

本主板支持各种 I/O 功能，整个地址列表如下表：

地址	描述
0x060	蜂鸣器
0x080	BIOS POST CODE DEBUG
0x2F8~0x2FF	串口 2 寄存器
0x3F8~0x3FF	串口 1 寄存器
0xA00	Status & Control Register 0
0xA01	Status & Control Register 1
0xA02	Status & Control Register 2
0xA03	ram 地址寄存器
0xA04	ram 数据寄存器
0xA05	wtcon:看门狗控制寄存器
0xA06	wtdat[15:8]:看门狗定时周期高 8 位
0xA07	wtdat[7:0]:看门狗定时周期低 8 位
0xA08	wtcnt[15:8]:看门狗计数器高 8 位
0xA09	wtcnt[7:0]:看门狗计数器低 8 位
0xA0A	Status & Control Register 3
0xA0B	GPIOA 控制/状态寄存器
0xA0C	GPIOA 方向控制寄存器
0xA0D	GPIOA 中断控制寄存器
0xA0E	GPIOA 中断状态寄存器
0xA0F	GPIOB 控制/状态寄存器
0xA10	GPIOB 方向控制寄存器
0xA11	GPIOB 中断控制寄存器
0xA12	GPIOB 中断状态寄存器
0xA13	GPIOA 中断屏蔽寄存器
0xA14	GPIOB 中断屏蔽寄存器

表格 10-1 I/O Address Map

RW-Read/Write

RO-Read Only

RC-Read/Clear-writing 0 to this bit will clear it to 0;writing 1 will leave it unchanged.

RS-Read/Set-writing 0 to this bit will leave it unchanged,writing 1 will set to 1.

10.1 Status & Control Register 0

Register		Status & Control Register 0		
Address		0xA00		
Bit	Access	Name	Reset value	Description
7	RO	SYS_CON	1	报告主板当前插槽状态。 0=系统槽 1=外围槽
6	RO	VPX NVMRO STATUS	1	NVMRO 信号状态 0=低电平 1=高电平 当主板为系统槽时，此信号由 BMC 控制
5	RC	GDISC FLAG	0	写入 0 清除中断状态 0=没有中断产生 1=有中断产生 IRQ5
4	RW	VPX GDISC INT EN	0	GDISC#信号的下降沿将产生 IRQ5 中断 0=不产生中断 1=产生 IRQ5 中断
3	RO	GDISC#	1	GDISC#信号状态 0=低电平 1=高电平
2	RO	REV[2:0]	xxx	硬件版本信息
1				000=Rev A
0				001= Rev B 010= Rev C,etc.

表格 10-2 Status &Control Register 0

10.2 Status & Control Register 1

Register		Status & Control Register 1		
Address		0xA01		
Bit	Access	Name	Reset value	Description
7	RO	VPX SYSRST ENABLE	1	系统槽状态： 0=SYSRESET#引脚为高阻态 1=SYSRESET#引脚跟随本主板的 reset#信号输出 高低电平，用于复位外设卡。 外设槽状态： 0=SYSRESET#引脚被忽略 1=SYSRESET#引脚低电平会导致本主板复位 此位由 BMC 控制台写入
6	RO	VPX CLK SEL	0	0=VPX REFCLK out 100MHz 1=VPX REFCLK out 25MHz 此位的写入由 BMC 控制台写入
5	RO	SSC_SEL	1	0=VPX REFCLK is in 1=VPX REFCLK is out 此位的写入由 BMC 控制台写入
4	RO	ETH2 Routing	0	板载网卡 i210 出线方式： 0=前面板 RJ45 出 1=VPX P4 引出 此位的写入由 BMC 控制台写入
3	RO	C1_SLEW	0	串口 1 信号斜率控制 0=disable slew limiting 1=enable 250Kbps slew limiting 此位的写入由 BMC 控制台写入
2	RO	C1_MODE	01	串口 1 模式设置 00=自回环模式 01=RS-232 10=RS-485 半双工 11=RS-422 全速率 此位的写入由 BMC 控制台写入
1				
0	RO	C1_TERM	0	串口 1 RS-485/422 模式下接收端的端接电阻 0=无端接电阻 1=使能端接电阻 120Ω 此位的写入由 BMC 控制台写入

表格 10-3 Status & Control Register 1

10.3 Status & Control Register 2

Register		Status & Control Register 2		
Address		0xA02		
Bit	Access	Name	Reset value	Description
7	RO	GAP#	1	VPX 机箱插槽编号
6	RO	GA4	1	
5	RO	GA3	1	
4	RO	GA2	1	
3	RO	GA1	1	
2	RO	GA0	1	
1	RO	内存配置模式寄存器	11	11=内存通道 A,B 使用内置 SPD ;
0				X0=内存通道 A 使用外置 SPD ; 0X=内存通道 B 使用外置 SPD ; 00=内存通道 A,B 使用外置 SPD ; 此位的写入由 BMC 控制台写入。

表格 10-4 Status &Control Register 2

10.4 RAM index/data Register

主板上包含一个 256 字节的 RAM 空间，此 RAM 空间和 BMC 控制器共享，对 RAM 的操作会同样呈现到 BMC 控制器中，同时 BMC 对 RAM 的操作也反应到 CPU 上。此功能用于 CPU 和 BMC 之间交换数据的高级应用。比如 IPMI 远程交互等，对其具体的应用操作请联系技术工程师协助完成。

地址 0xa03 和 0xa04 是一个 index/data 读写模式的双口 RAM，双口 RAM 的大小有 256 字节。对双口 RAM 的操作通过这两个地址的寄存器来进行读写操作。地址 0xa03 是地址寄存器，0xa04 是数据寄存器。

读示例：

- 1.地址 0xa03 写入 0xa7
- 2.读 0xa04 获得返回值 0x36

上述操作表示 256 字节空间的双口 RAM 中，读取了 RAM 地址 0xa7 的值，数值为 0x36。

写示例：

- 1.地址 0xa03 写入 0xa7
- 2.地址 0xa04 写入 0x5a

上述操作表示 256 字节空间的双口 RAM 中，RAM 地址 0xa7 的值改为 0x5a。

在 windows 系统下可以使用 RW 软件直接访问 RAM 空间，并改写内容，如下图所示。

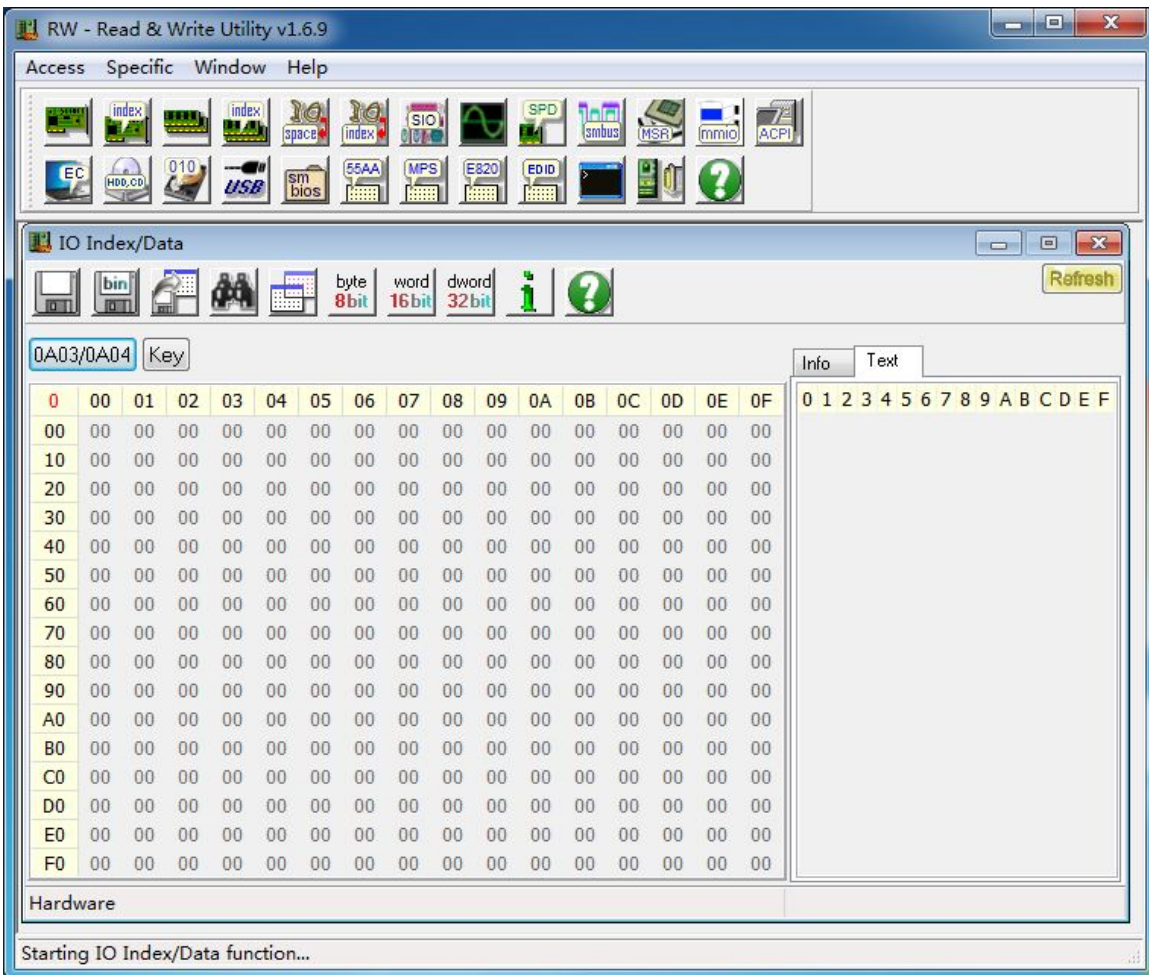


Figure 10-1 RW 访问双口 RAM

10.5 WatchDog wtcon

主板上通过 LPC 总线在 CPLD 器件中设计了一个多功能看门狗，可以用于系统软件应用，提高系统可靠性。看门狗可以产生复位信号或者 SMI#中断。

Register		WatchDog Control Register(wtcon)		
Address		0xA05		
Bit	Access	Name	Reset value	Description
7	RO	NC	000	NC
6				
5				
4	RW	启动	0	0:看门狗停止工作 1:看门狗启动
3	RW	分频系数	00	看门狗基础时钟为 1KHz,即 1ms 时间单位 此寄存器可以在基础时钟基础上再分频 00=不分频 1ms 01=64 分频 64ms 10=128 分频 128ms 11=256 分频 256ms
2				
1	RW	中断使能	0	看门狗溢出后是否产生 SMI#中断 0:产生中断 1:不产生中断
0	RW	复位使能	0	看门狗溢出后是否输出复位信号 0:不输出复位信号 1:输出复位信号

表格 10-5 Watch Dog Control Register

10.6 WatchDog wtdat

Register		WatchDog Data Register(wtdat)		
Address		0xA06 (高8位), 0xA07 (低8位)		
Bit	Access	Name	Reset value	Description
15	RW	计数周期高8位	0xFF	启动看门狗后本寄存器的值用于自动装载到 wtcnt 寄存器中。 定时周期的计算要考虑 wtcon 寄存器中的分频系数设置。
14				
13				
12				
11				
10				
9				
8				
7	RW	计数周期低7位	0xFF	应该在启动定时器之前写入此寄存器，最后1位 (bit0)永远为1，推荐先写入低8位，再写入高8位。
6				
5				
4				
3				
2				
1	RO	计数周期 BIT0	1	此位永远为1
0				

表格 10-6 Watch Dog Data Register

10.7 WatchDog wtcnt

此寄存器可以用作喂狗操作，对此寄存器的高位或者低位地址进行写入任意值操作，均会触发重新装载 wtdat 寄存器值的动作。此外对 wtdat 寄存器的写入操作也会导致此寄存器的重载动作。

Register		WatchDog Count Register(wtcnt)		
Address		0xA08 (高 8 位) ,0xA09 (低 8 位)		
Bit	Access	Name	Reset value	Description
15	RW	计数周期高 8 位	0xFF	看门狗启动后 wtcnt 寄存器自动加载 wtdat 寄存器的数值，并做减 1 计数，当 wtcnt 中的值为 0 时，如果设置了中断使能或者复位信号使能，将自动发出中断或者复位信号。
14				
13				
12				
11				
10				
9				
8				
7	RW	计数周期低 8 位	0xFF	对此寄存器的写入操作会使其重新装载 wtdat 寄存器的值，写入高位低位地址均可，写入的值无意义。 对 wtdat 寄存器的任意写入操作也会导致此寄存器的值重载。
6				
5				
4				
3				
2				
1				
0				

表格 10-7 Watch Dog Count Register

10.8 Status & Control Register 3

Register		Status & Control Register 3		
Address		0xA0A		
Bit	Access	Name	Reset value	Description
7	RO	VPX MSKRST ENABLE	0	0=忽略 MSKRST#引脚信号 1=MSKRST#的低电平会导致本主板复位 此位由 BMC 控制台写入
6	RW	PEX 8733 B RESET	1	控制 RESET#信号到 PEX8733 B 芯片 0=强制复位 1=跟随主板的复位信号变化
5	RW	PEX 8733 A RESET	1	控制 RESET#信号到 PEX8733 A 芯片 0=强制复位 1=跟随主板的复位信号变化
4	RW	LED 控制	1	0=面板 USER LED 灯亮 1=面板 USER LED 灯灭
3:1	RW	TEST[2:0]	101	测试位，支持读写，写入任意值，然后读回。用于测试 PCH 和 CPLD 之间的 LPC 接口是否正常。
0	RO	NC	0	NC

表格 10-8 Status & Control Register 3

10.9 GPIOA 控制/状态寄存器

主板通过 VPX-P2 连接提供 8 路 GPIO 信号，板内有 4.7K 电阻下拉到 GND。当 GPIO 设置为输入口时，GPIO 信号的变化可以产生中断，中断号为 IRQ5。

Register		GPIOA Control and Status Register		
Address		0xA0B		
Bit	Access	Name	Reset value	Description
7	RW/RO	GPIO7	0	Bit0-7 显示 VPX P2 连接器上的 GPIO 信号状态 当 GPIO 被设置为 GPO(RW)时，可以设置 GPO 引脚的输出电平。 当 GPIO 被设置为 GPI(RO)时，此寄存器反应了 GPI 引脚的当前电平状态。
6		GPIO6	0	
5		GPIO5	0	
4		GPIO4	0	
3		GPIO3	0	
2		GPIO2	0	
1		GPIO1	0	
0		GPIO0	0	

表格 10-9 GPIOA Control and Status Register

10.10 GPIOA 方向控制寄存器

Register		GPIOA Direction Control Register		
Address		0xA0C		
Bit	Access	Name	Reset value	Description
7	RW	GPIO7	0	Bit0-7 控制 VPX P2 连接器上的 GPIO 引脚方向 0=Input(GPI) 1=Output(GPO)
6		GPIO6	0	
5		GPIO5	0	
4		GPIO4	0	
3		GPIO3	0	
2		GPIO2	0	
1		GPIO1	0	
0		GPIO0	0	

表格 10-10 GPIOA Direction Control Register

10.11 GPIOA 中断控制寄存器

Register		GPIOA Interrupt Control Register		
Address		0xA0D		
Bit	Access	Name	Reset value	Description
7	RW	GPIO7 INT control	0	当 GPIO 引脚被设置为 GPI 时，控制 GPI 引脚产生中断的方式 0=GPI 引脚上升沿产生中断 1=GPI 引脚下降沿产生中断
6		GPIO6 INT control	0	
5		GPIO5 INT control	0	
4		GPIO4 INT control	0	
3		GPIO3 INT control	0	
2		GPIO2 INT control	0	
1		GPIO1 INT control	0	
0		GPIO0 INT control	0	

表格 10-11 GPIOA Interrupt Control Register

10.12 GPIOA 中断状态寄存器

Register		GPIOA Interrupt Status Register		
Address		0xA0E		
Bit	Access	Name	Reset value	Description
7	RO/WC	GPIO7 INT status	0	Bit0-7 显示了 VPX P2 连接器上 GPI 信号的中断状态，当中断产生后写入 0 将清除所有中断状态。 0=没有中断产生 1=有中断产生
6		GPIO6 INT status	0	
5		GPIO5 INT status	0	
4		GPIO4 INT status	0	
3		GPIO3 INT status	0	
2		GPIO2 INT status	0	
1		GPIO1 INT status	0	
0		GPIO0 INT status	0	

表格 10-12 GPIOA Interrupt Status Register

10.13 GPIOB 控制/状态寄存器

主板通过 VPX-P3 连接提供 8 路 GPIO 信号，板内有 100K 电阻上拉到 5V。当 GPIO 设置为输入口时，GPIO 信号的变化可以产生中断，中断号为 IRQ5。

Register		GPIOB Control and Status Register		
Address		0xA0F		
Bit	Access	Name	Reset value	Description
7	RW/RO	GPIO7	1	Bit0-7 显示 VPX P3 连接器上的 GPIO 信号状态 当 GPIO 被设置为 GPO(RW)时，可以设置 GPO 引脚的输出电平。 当 GPIO 被设置为 GPI(RO)时，此寄存器反应了 GPI 引脚的当前电平状态。
6		GPIO6	1	
5		GPIO5	1	
4		GPIO4	1	
3		GPIO3	1	
2		GPIO2	1	
1		GPIO1	1	
0		GPIO0	1	

表格 10-13 GPIOB Control and Status Register

10.14 GPIOB 方向控制寄存器

Register		GPIOB Direction Control Register		
Address		0xA10		
Bit	Access	Name	Reset value	Description
7	RW	GPIO7	0	Bit0-7 控制 VPX P3 连接器上的 GPIO 引脚方向 0=Input(GPI) 1=Output(GPO)
6		GPIO6	0	
5		GPIO5	0	
4		GPIO4	0	
3		GPIO3	0	
2		GPIO2	0	
1		GPIO1	0	
0		GPIO0	0	

表格 10-14 GPIOB Direction Control Register

10.15 GPIOB 中断控制寄存器

Register		GPIOB Interrupt Control Register		
Address		0xA11		
Bit	Access	Name	Reset value	Description
7	RW	GPIO7 INT control	0	当 GPIO 引脚被设置为 GPI 时，控制 GPI 引脚产生中断的方式 0=GPI 引脚上升沿产生中断 1=GPI 引脚下降沿产生中断
6		GPIO6 INT control	0	
5		GPIO5 INT control	0	
4		GPIO4 INT control	0	
3		GPIO3 INT control	0	
2		GPIO2 INT control	0	
1		GPIO1 INT control	0	
0		GPIO0 INT control	0	

表格 10-15 GPIOB Interrupt Control Register

10.16 GPIOB 中断状态寄存器

Register		GPIOB Interrupt Status Register		
Address		0xA12		
Bit	Access	Name	Reset value	Description
7	RO/WC	GPIO7 INT status	0	Bit0-7 显示了 VPX P3 连接器上 GPI 信号的中断状态，当中断产生后写入 0 将清除所有中断状态。 0=没有中断产生 1=有中断产生
6		GPIO6 INT status	0	
5		GPIO5 INT status	0	
4		GPIO4 INT status	0	
3		GPIO3 INT status	0	
2		GPIO2 INT status	0	
1		GPIO1 INT status	0	
0		GPIO0 INT status	0	

表格 10-16 GPIOB Interrupt Status Register

10.17 GPIOA 中断屏蔽寄存器

Register		GPIOA Interrupt Mask Register		
Address		0xA13		
Bit	Access	Name	Reset value	Description
7	RW	GPIO7 INT ENABLE	0	当 GPIOA 口被设置为 GPI 时，Bit0-7 控制 GPIO 接口产生中断 IRQ5 0=中断屏蔽 1=中断使能
6		GPIO6 INT ENABLE	0	
5		GPIO5 INT ENABLE	0	
4		GPIO4 INT ENABLE	0	
3		GPIO3 INT ENABLE	0	
2		GPIO2 INT ENABLE	0	
1		GPIO1 INT ENABLE	0	
0		GPIO0 INT ENABLE	0	

表格 10-17 GPIOA Interrupt Mask Register

10.18 GPIOB 中断屏蔽寄存器

Register		GPIOB Interrupt Mask Register		
Address		0xA14		
Bit	Access	Name	Reset value	Description
7	RW	GPIO7 INT ENABLE	0	当 GPIOB 口被设置为 GPI 时，Bit0-7 控制 GPIO 接口产生中断 IRQ5 0=中断屏蔽 1=中断使能
6		GPIO6 INT ENABLE	0	
5		GPIO5 INT ENABLE	0	
4		GPIO4 INT ENABLE	0	
3		GPIO3 INT ENABLE	0	
2		GPIO2 INT ENABLE	0	
1		GPIO1 INT ENABLE	0	
0		GPIO0 INT ENABLE	0	

表格 10-18 GPIOB Interrupt Mask Register

11 引脚定义

11.1 DP 显示接口

主板前面板提供 1 个 DP 显示接口，接口支持 DP++特性，即双模 DP，可以直接转为 HDMI 或者 DVI 接口，采用标准 DP 连接器，信号定义如下：

Pin	信号	Pin	信号
1	DP_LAN0p	11	GND
2	GND	12	DP_LAN3n
3	DP_LAN0n	13	AUX/DDC_SEL
4	DP_LAN1p	14	下拉 1M 电阻到地
5	GND	15	AUXp/DDC_CLK
6	DP_LAN1n	16	GND
7	DP_LAN2p	17	AUXn/DDC_DAT
8	GND	18	DP_HPLUG
9	DP_LAN2n	19	GND
10	DP_LAN3p	20	3.3V

表格 11-1 DP 接口引脚分配

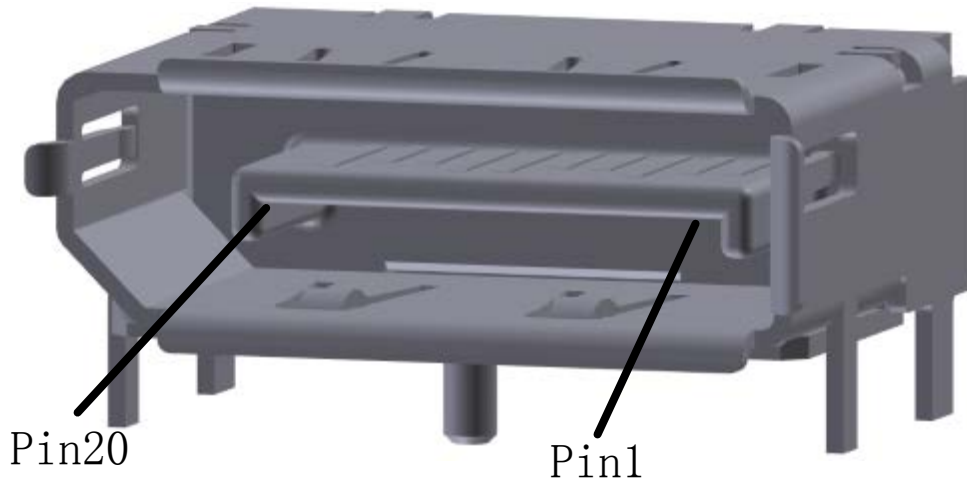


Figure 11-1 DP 接口图示

11.2 USB 3.0 接口

主板前面板提供了 2 路 USB 3.0 接口。兼容 USB 2.0 设备和 USB 3.0 设备，信号定义如下：

Pin	信号	说明
1	VBUS	5V 电源输出,2A
2	D-	USB 2.0 数据负端
3	D+	USB 2.0 数据正端
4	GND	电源地
5	SSRX-	高速数据接收负端
6	SSRX+	高速数据接收正端
7	GND	信号地
8	SSTX-	高速数据发送负端
9	SSTX+	高速数据发送正端
Shell	Shield	外壳

表格 11-2 USB 3.0 接口信号定义

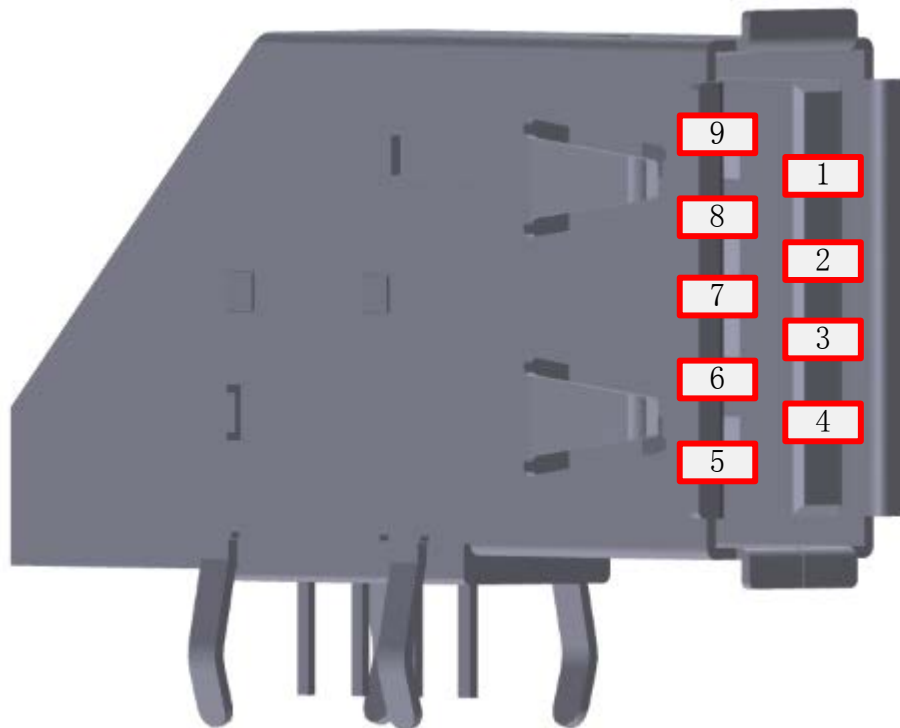


Figure 11-2 USB 3.0 接口图示

11.3 RJ45 网络接口

前面板提供两个网络接口，采用了 8pin RJ45 连接器，信号定义分配如下：

Pin	信号
1	DA
2	DA#
3	DB
4	DC
5	DC#
6	DB#
7	DD
8	DD#

表格 11-3 网络 RJ45 引脚分配

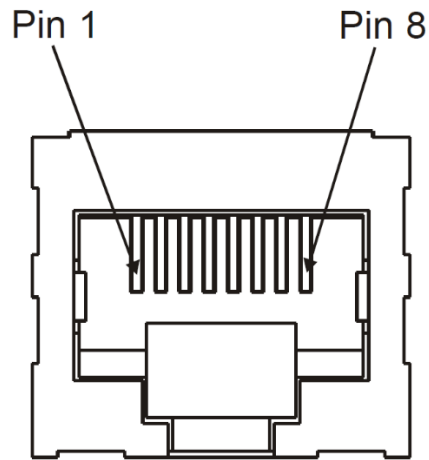


Figure 11-3 网络 RJ45 接口图示

11.4 CFast 卡插座

主板提供 1 个 CFast 卡插座，可以使用标准 CFast 卡作为系统存储设备用。卡座信号定义如下：

Pin	信号	Pin	信号
S1	GND	P6	NC
S2	TXP	P7	GND
S3	TXN	P8	NC
S4	GND	P9	NC
S5	RXN	P10	NC
S6	RXP	P11	NC
S7	GND	P12	NC
P1	GND	P13	3.3V
P2	GND	P14	3.3V
P3	NC	P15	GND
P4	NC	P16	GND
P5	NC	P17	上拉 100K 电阻到 3.3V

表格 11-4 CFast 卡座信号定义

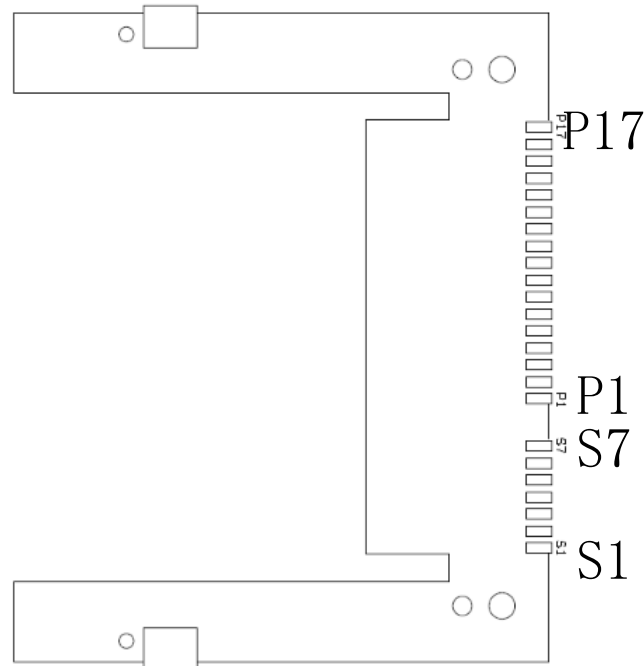


Figure 11-4 CFast 卡座图示

11.5 PMC/XMC

11.5.1 PMC 接口 J11 and J21 引脚分配

PMC 连接器上的 J11 and J21 引脚分配如下：

Pin	信号	Pin	信号	Pin	信号	Pin	信号
1	TCK	2	-12V	3	GND	4	INTA#
5	INTB#	6	INTC#	7	BUSMODE1#	8	5V
9	INTD#	10	NC	11	GND	12	3.3V
13	CLK	14	GND	15	GND	16	GNT#
17	REQ#	18	5V	19	VIO	20	AD31
21	AD28	22	AD27	23	AD25	24	GND
25	GND	26	CBE3#	27	AD22	28	AD21
29	AD19	30	5V	31	VIO	32	AD17
33	FRAME#	34	GND	35	GND	36	IRDY#
37	DEVSEL#	38	5V	39	PCIXCAP	40	LOCK#
41	NC	42	NC	43	PAR	44	GND
45	VIO	46	AD15	47	AD12	48	AD11
49	AD9	50	5V	51	GND	52	CBE0#
53	AD6	54	AD5	55	AD4	56	GND
57	VIO	58	AD3	59	AD2	60	AD1
61	AD0	62	5V	63	GND	64	REQ64#

表格 11-5 PMC 接口 J11 and J21 引脚分配

NOTE:

TCK：板内下拉 4.7K 电阻到地；

BUSMODE1#：板内上拉 4.7K 电阻到 3.3V；

PCIXCAP：板内上拉 56K 到 3.3V；

VIO 通过板上电阻选焊可以选择 3.3V or 5V，配置方法参考“[PMC 设置](#)”章节。

11.5.2 PMC 接口 J12 and J22 引脚分配

PMC 连接器上的 J11 and J21 引脚分配如下：

Pin	信号	Pin	信号	Pin	信号	Pin	信号
1	12V	2	NC	3	NC	4	NC
5	NC	6	GND	7	GND	8	NC
9	NC	10	NC	11	3.3V	12	3.3V
13	RST#	14	GND	15	3.3V	16	GND
17	NC	18	GND	19	AD30	20	AD29
21	GND	22	AD26	23	AD24	24	3.3V
25	IDSEL	26	AD23	27	3.3V	28	AD20
29	AD18	30	GND	31	AD16	32	CBE2#
33	GND	34	NC	35	TRDY#	36	3.3V
37	GND	38	STOP#	39	PERR#	40	GND
41	3.3V	42	SERR#	43	CBE1#	44	GND
45	AD14	46	AD13	47	M66EN	48	AD10
49	AD8	50	3.3V	51	AD7	52	NC
53	3.3V	54	NC	55	NC	56	GND
57	NC	58	NC	59	GND	60	NC
61	ACK64#	62	3.3V	63	GND	64	NC

表格 11-6 PMC 接口 J12 and J22 引脚分配

NOTE:

IDSEL : J12 连接到了 AD20,J22 连接到了 AD24 ;

M66EN : 参考 “[表格 PMC-PCI 总线速率设置](#)”。

11.5.3 PMC 接口 J13 and J23 引脚分配

PMC 连接器上的 J13 and J23 引脚分配如下：

Pin	信号	Pin	信号	Pin	信号	Pin	信号
1	NC	2	GND	3	GND	4	CBE7#
5	CBE6#	6	CBE5#	7	CBE4#	8	GND
9	VIO	10	PAR64	11	AD63	12	AD62
13	AD61	14	GND	15	GND	16	AD60
17	AD59	18	AD58	19	AD57	20	GND
21	VIO	22	AD56	23	AD55	24	AD54
25	AD53	26	GND	27	GND	28	AD52
29	AD51	30	AD50	31	AD49	32	GND
33	GND	34	AD48	35	AD47	36	AD46
37	AD45	38	GND	39	VIO	40	AD44
41	AD43	42	AD42	43	AD41	44	GND
45	GND	46	AD40	47	AD39	48	AD38
49	AD37	50	GND	51	GND	52	AD36
53	AD35	54	AD34	55	AD33	56	GND
57	VIO	58	AD32	59	NC	60	NC
61	NC	62	GND	63	GND	64	NC

表格 11-7 PMC 接口 J13 and J23 引脚分配

NOTE:

VIO 通过板上电阻选焊可以选择 3.3V or 5V，配置方法参考 [“PMC 设置”](#) 章节。；

PCI 总线可以配置为运行于 32bit/64bit 模式，配置方法参考 [“PMC 设置”](#) 章节。

11.5.4 PMC 接口 J24 引脚分配

PMC 连接器上的 J24 引脚分配如下：

Pin	信号	Pin	信号	Pin	信号	Pin	信号
1	I/O 1	2	I/O 2	3	I/O 3	4	I/O 4
5	I/O 5	6	I/O 6	7	I/O 7	8	I/O 8
9	I/O 9	10	I/O 10	11	I/O 11	12	I/O 12
13	I/O 13	14	I/O 14	15	I/O 15	16	I/O 16
17	I/O 17	18	I/O 18	19	I/O 19	20	I/O 20
21	I/O 21	22	I/O 22	23	I/O 23	24	I/O 24
25	I/O 25	26	I/O 26	27	I/O 27	28	I/O 28
29	I/O 29	30	I/O 30	31	I/O 31	32	I/O 32
33	I/O 33	34	I/O 34	35	I/O 35	36	I/O 36
37	I/O 37	38	I/O 38	39	I/O 39	40	I/O 40
41	I/O 41	42	I/O 42	43	I/O 43	44	I/O 44
45	I/O 45	46	I/O 46	47	I/O 47	48	I/O 48
49	I/O 49	50	I/O 50	51	I/O 51	52	I/O 52
53	I/O 53	54	I/O 54	55	I/O 55	56	I/O 56
57	I/O 57	58	I/O 58	59	I/O 59	60	I/O 60
61	I/O 61	62	I/O 62	63	I/O 63	64	I/O 64

表格 11-8 PMC 接口 J24 引脚分配

NOTE:

信号 I/O 1 and I/O 3 , I/O 2 and I/O 4 等 pcb 走线时走的差分对到 VPX 的 P3 连接器。差分走线阻抗为 100 欧姆。

11.5.5 XMC 接口 J15 and J25 引脚分配

XMC 连接器上的 J15 and J25 引脚分配如下：

Pin	RowA	RowB	RowC	RowD	RowE	RowF
1	PET0p0	PET0n0	3.3V	PET0p1	PET0n1	VPWR
2	GND	GND	NC	GND	GND	RESET#
3	PET0p2	PET0n2	3.3V	PET0p3	PET0n3	VPWR
4	GND	GND	NC	GND	GND	MRSTO#
5	PET0p4	PET0n4	3.3V	PET0p5	PET0n5	VPWR
6	GND	GND	NC	GND	GND	12V
7	PET0p6	PET0n6	3.3V	PET0p7	PET0n7	VPWR
8	GND	GND	NC	GND	GND	-12V
9	NC	NC	NC	NC	NC	VPWR
10	GND	GND	NC	GND	GND	GA0
11	PER0p0	PER0n0	NC	PER0p1	PER0n1	VPWR
12	GND	GND	GA1	GND	GND	NC
13	PER0p2	PER0n2	3.3V	PER0p3	PER0n3	VPWR
14	GND	GND	GA2	GND	GND	MSDA
15	PER0p4	PER0n4	NC	PER0p5	PER0n5	VPWR
16	GND	GND	NC	GND	GND	MSCL
17	PER0p6	PER0n6	NC	PER0p7	PER0n7	NC
18	GND	GND	NC	GND	GND	NC
19	REFCLK+	REFCLK-	NC	WAKE#	NC	NC

表格 11-9 XMC 接口 J15 and J25 引脚分配

NOTE:

按照 XMC 标准规范:

PET0xx 信号是接收 XMC 模块的数据，即 XMC 模块此引脚为输出引脚。

PER0xx 为主板发送信号给 XMC 模块，即 XMC 模块此引脚为输入引脚。

VPWR 电源可以通过板上电阻选择 5V or 12V，配置方法参考 [“XMC 设置”](#) 章节。

11.5.6 XMC 接口 J16 引脚分配

XMC 连接器上的 J16 引脚分配如下：

Pin	RowA	RowB	RowC	RowD	RowE	RowF
1	XMC_IO0+	XMC_IO0-	I/O1	XMC_IO1+	XMC_IO1-	I/O20
2	GND	GND	I/O2	GND	GND	I/O21
3	XMC_IO2+	XMC_IO2-	I/O3	XMC_IO3+	XMC_IO3-	I/O22
4	GND	GND	I/O4	GND	GND	I/O23
5	XMC_IO4+	XMC_IO4-	I/O5	XMC_IO5+	XMC_IO5-	I/O24
6	GND	GND	I/O6	GND	GND	I/O25
7	XMC_IO6+	XMC_IO6-	I/O7	XMC_IO7+	XMC_IO7-	I/O26
8	GND	GND	I/O8	GND	GND	I/O27
9	XMC_IO8+	XMC_IO8-	I/O9	XMC_IO9+	XMC_IO9-	I/O28
10	GND	GND	I/O10	GND	GND	I/O29
11	XMC_IO10+	XMC_IO10-	I/O11	XMC_IO11+	XMC_IO11-	I/O30
12	GND	GND	I/O12	GND	GND	I/O31
13	XMC_IO12+	XMC_IO12-	I/O13	XMC_IO13+	XMC_IO13-	I/O32
14	GND	GND	I/O14	GND	GND	I/O33
15	XMC_IO14+	XMC_IO14-	I/O15	XMC_IO15+	XMC_IO15-	I/O34
16	GND	GND	I/O16	GND	GND	I/O35
17	XMC_IO16+	XMC_IO16-	I/O17	XMC_IO17+	XMC_IO17-	I/O36
18	GND	GND	I/O18	GND	GND	I/O37
19	XMC_IO18+	XMC_IO18-	I/O19	XMC_IO19+	XMC_IO19-	I/O38

表格 11-10 XMC 接口 J16 引脚分配

NOTE:

XMC Module 1 从 XMC 连接器 J16 (VITA 46.9 P5w3-X38s+P6w1-X12d+X8d) , 支持单端和差分 IO。其中单端 IO 连接到了 VPX P5 连接器, 差分 IO 连接到了 VPX P6 连接器。

11.5.7 XMC 接口 J26 引脚分配

XMC 连接器上的 J26 引脚分配如下：

Pin	RowA	RowB	RowC	RowD	RowE	RowF
1	XMC_IO0+	XMC_IO0-	NC	XMC_IO1+	XMC_IO1-	NC
2	GND	GND	NC	GND	GND	NC
3	XMC_IO2+	XMC_IO2-	NC	XMC_IO3+	XMC_IO3-	NC
4	GND	GND	NC	GND	GND	NC
5	XMC_IO4+	XMC_IO4-	NC	XMC_IO5+	XMC_IO5-	NC
6	GND	GND	NC	GND	GND	NC
7	XMC_IO6+	XMC_IO6-	NC	XMC_IO7+	XMC_IO7-	NC
8	GND	GND	NC	GND	GND	NC
9	XMC_IO8+	XMC_IO8-	NC	XMC_IO9+	XMC_IO9-	NC
10	GND	GND	NC	GND	GND	NC
11	XMC_IO10+	XMC_IO10-	NC	XMC_IO11+	XMC_IO11-	NC
12	GND	GND	NC	GND	GND	NC
13	XMC_IO12+	XMC_IO12-	NC	XMC_IO13+	XMC_IO13-	NC
14	GND	GND	NC	GND	GND	NC
15	XMC_IO14+	XMC_IO14-	NC	XMC_IO15+	XMC_IO15-	NC
16	GND	GND	NC	GND	GND	NC
17	XMC_IO16+	XMC_IO16-	NC	XMC_IO17+	XMC_IO17-	NC
18	GND	GND	NC	GND	GND	NC
19	XMC_IO18+	XMC_IO18-	NC	XMC_IO19+	XMC_IO19-	NC

表格 11-11 XMC 接口 J26 引脚分配

NOTE:

XMC Module 2 从 XMC 连接器 J26 (VITA 46.9 P4w1-X12d+X8d) , 支持差分 IO。差分 IO 连接到了 VPX P4 连接器。

11.6 VPX 连接器

本主板提供 VPX 接口的标准连接器，包括定位销。其板上装配型号如下表：

连接器	厂商	型号	说明
VPX-定位销 0	TE	1-1469492-9	无角度
VPX-P0	Tyco	1410189-3	7x8 电源连接器
VPX-P1	Tyco	1410187-3	7x16 连接器，差分信号
VPX-P2	Tyco	1410187-3	7x16 连接器，差分信号
VPX-定位销 1	TE	1-1469492-9	无角度
VPX-P3	Tyco	1410187-3	7x16 连接器，差分信号
VPX-P4	Tyco	1410187-3	7x16 连接器，差分信号
VPX-P5	Tyco	1410187-3	7x16 连接器，差分信号
VPX-P6	Tyco	1410187-3	7x16 连接器，差分信号
VPX-定位销 2	TE	1-1469492-9	无角度

表格 11-12 VPX 连接器型号

11.6.1 VPX P0 Pin-out

VPX 接口 P0 口是 1 个 7x8 薄片连接器，信号分配如下表：

Pin	G	F	E	D	C	B	A
1	+12V	+12V	+12V	NC	NC	NC	NC
2	+12V	+12V	+12V	NC	NC	NC	NC
3	+5V	+5V	+5V	NC	+5V	+5V	+5V
4	SM2 (IPMB1-SCK)	SM3 (IPMB1-SDA)	GND	-12V AUX	GND	SYSRESET#	NVMRO
5	GAP#	GA4#	GND	3.3V AUX	GND	SM0 (IPMB0-SCK)	SM1 (IPMB0-SDA)
6	GA3#	GA2#	GND	NC	GND	GA1#	GA0#
7	NC	GND	NC/ PCIE_CLK-	NC/ PCIE_CLK+	GND	NC	NC
8	GND	REF_CLK-	REF_CLK+	GND	AUX_CLK-	AUX_CLK+	GND

表格 11-13 VPX P0 Pin-out

11.6.2 VPX P1 Pin-out

VPX 接口 P1 口是 1 个 7x16 薄片连接器，信号分配如下表：

Pin	G	F	E	D	C	B	A
1	GDISC#	GND	PCIE_VPX _TX0-	PCIE_VPX _TX0+	GND	PCIE_VPX _RX0-	PCIE_VPX _RX0+
2	GND	PCIE_VPX _TX1-	PCIE_VPX _TX1+	GND	PCIE_VPX _RX1-	PCIE_VPX _RX1+	GND
3	VBAT	GND	PCIE_VPX _TX2-	PCIE_VPX _TX2+	GND	PCIE_VPX _RX2-	PCIE_VPX _RX2+
4	GND	PCIE_VPX _TX3-	PCIE_VPX _TX3+	GND	PCIE_VPX _RX3-	PCIE_VPX _RX3+	GND
5	SYSCON#	GND	PCIE_VPX _TX4-	PCIE_VPX _TX4+	GND	PCIE_VPX _RX4-	PCIE_VPX _RX4+
6	GND	PCIE_VPX _TX5-	PCIE_VPX _TX5+	GND	PCIE_VPX _RX5-	PCIE_VPX _RX5+	GND
7	NC	GND	PCIE_VPX _TX6-	PCIE_VPX _TX6+	GND	PCIE_VPX _RX6-	PCIE_VPX _RX6+
8	GND	PCIE_VPX _TX7-	PCIE_VPX _TX7+	GND	PCIE_VPX _RX7-	PCIE_VPX _RX7+	GND
9	COM_RTN	GND	PCIE_VPX _TX8-	PCIE_VPX _TX8+	GND	PCIE_VPX _RX8-	PCIE_VPX _RX8+
10	GND	PCIE_VPX _TX9-	PCIE_VPX _TX9+	GND	PCIE_VPX _RX9-	PCIE_VPX _RX9+	GND
11	SPKR	GND	PCIE_VPX _TX10-	PCIE_VPX _TX10+	GND	PCIE_VPX _RX10-	PCIE_VPX _RX10+
12	GND	PCIE_VPX _TX11-	PCIE_VPX _TX11+	GND	PCIE_VPX _RX11-	PCIE_VPX _RX11+	GND
13	NC	GND	PCIE_VPX _TX12-	PCIE_VPX _TX12+	GND	PCIE_VPX _RX12-	PCIE_VPX _RX12+
14	GND	PCIE_VPX _TX13-	PCIE_VPX _TX13+	GND	PCIE_VPX _RX13-	PCIE_VPX _RX13+	GND
15	MSKRST#	GND	PCIE_VPX _TX14-	PCIE_VPX _TX14+	GND	PCIE_VPX _RX14-	PCIE_VPX _RX14+
16	GND	PCIE_VPX _TX15-	PCIE_VPX _TX15+	GND	PCIE_VPX _RX15-	PCIE_VPX _RX15+	GND

表格 11-14 VPX P1 Pin-out

11.6.3 VPX P2 Pin-out

VPX 接口 P2 口是 1 个 7x16 薄片连接器，信号分配如下表：

Pin	G	F	E	D	C	B	A
1	GPIOA0	GND	PCIE_VPX _TX0-	PCIE_VPX _TX0+	GND	PCIE_VPX _RX0-	PCIE_VPX _RX0+
2	GND	PCIE_VPX _TX1-	PCIE_VPX _TX1+	GND	PCIE_VPX _RX1-	PCIE_VPX _RX1+	GND
3	GPIOA1	GND	PCIE_VPX _TX2-	PCIE_VPX _TX2+	GND	PCIE_VPX _RX2-	PCIE_VPX _RX2+
4	GND	PCIE_VPX _TX3-	PCIE_VPX _TX3+	GND	PCIE_VPX _RX3-	PCIE_VPX _RX3+	GND
5	GPIOA2	GND	PCIE_VPX _TX4-	PCIE_VPX _TX4+	GND	PCIE_VPX _RX4-	PCIE_VPX _RX4+
6	GND	PCIE_VPX _TX5-	PCIE_VPX _TX5+	GND	PCIE_VPX _RX5-	PCIE_VPX _RX5+	GND
7	GPIOA3	GND	PCIE_VPX _TX6-	PCIE_VPX _TX6+	GND	PCIE_VPX _RX6-	PCIE_VPX _RX6+
8	GND	PCIE_VPX _TX7-	PCIE_VPX _TX7+	GND	PCIE_VPX _RX7-	PCIE_VPX _RX7+	GND
9	GPIOA4	GND	PCIE_VPX _TX8-	PCIE_VPX _TX8+	GND	PCIE_VPX _RX8-	PCIE_VPX _RX8+
10	GND	PCIE_VPX _TX9-	PCIE_VPX _TX9+	GND	PCIE_VPX _RX9-	PCIE_VPX _RX9+	GND
11	GPIOA5	GND	PCIE_VPX _TX10-	PCIE_VPX _TX10+	GND	PCIE_VPX _RX10-	PCIE_VPX _RX10+
12	GND	PCIE_VPX _TX11-	PCIE_VPX _TX11+	GND	PCIE_VPX _RX11-	PCIE_VPX _RX11+	GND
13	GPIOA6	GND	PCIE_VPX _TX12-	PCIE_VPX _TX12+	GND	PCIE_VPX _RX12-	PCIE_VPX _RX12+
14	GND	PCIE_VPX _TX13-	PCIE_VPX _TX13+	GND	PCIE_VPX _RX13-	PCIE_VPX _RX13+	GND
15	GPIOA7	GND	PCIE_VPX _TX14-	PCIE_VPX _TX14+	GND	PCIE_VPX _RX14-	PCIE_VPX _RX14+
16	GND	PCIE_VPX _TX15-	PCIE_VPX _TX15+	GND	PCIE_VPX _RX15-	PCIE_VPX _RX15+	GND

表格 11-15 VPX P2 Pin-out

NOTE:

GPIOA 板内有 4.7K 电阻下拉到地。

11.6.4 VPX P3 for PMC 2-J24

VPX 接口 P3 口是 1 个 7x16 薄片连接器，当焊接 PMC/XMC 2 时信号分配如下表：

Pin	G	F	E	D	C	B	A
1	GPIOB0	GND	J24-1	J24-3	GND	J24-2	J24-4
2	GND	J24-5	J24-7	GND	J24-6	J24-8	GND
3	GPIOB1	GND	J24-9	J24-11	GND	J24-10	J24-12
4	GND	J24-13	J24-15	GND	J24-14	J24-16	GND
5	GPIOB2	GND	J24-17	J24-19	GND	J24-18	J24-20
6	GND	J24-21	J24-23	GND	J24-22	J24-24	GND
7	GPIOB3	GND	J24-25	J24-27	GND	J24-26	J24-28
8	GND	J24-29	J24-31	GND	J24-30	J24-32	GND
9	GPIOB4	GND	J24-33	J24-35	GND	J24-34	J24-36
10	GND	J24-37	J24-39	GND	J24-38	J24-40	GND
11	GPIOB5	GND	J24-41	J24-43	GND	J24-42	J24-44
12	GND	J24-45	J24-47	GND	J24-46	J24-48	GND
13	GPIOB6	GND	J24-49	J24-51	GND	J24-50	J24-52
14	GND	J24-53	J24-55	GND	J24-54	J24-56	GND
15	GPIOB7	GND	J24-57	J24-59	GND	J24-58	J24-60
16	GND	J24-61	J24-63	GND	J24-62	J24-64	GND

表格 11-16 VPX P3 for PMC2-J24

NOTE:

GPIOB 板内有 100K 电阻上拉到 5V。

11.6.5 VPX P3 for no PMC 2

VPX 接口 P3 口是 1 个 7x16 薄片连接器，当不焊接 PMC/XMC 2 时信号分配如下表：

Pin	G	F	E	D	C	B	A
1	GPIOB0	GND	NC	NC	GND	NC	NC
2	GND	NC	NC	GND	NC	NC	GND
3	GPIOB1	GND	NC	NC	GND	NC	NC
4	GND	NC	NC	GND	NC	NC	GND
5	GPIOB2	GND	NC	NC	GND	NC	NC
6	GND	NC	NC	GND	NC	NC	GND
7	GPIOB3	GND	NC	NC	GND	NC	NC
8	GND	NC	NC	GND	NC	NC	GND
9	GPIOB4	GND	NC	NC	GND	NC	NC
10	GND	NC	NC	GND	NC	NC	GND
11	GPIOB5	GND	NC	NC	GND	NC	NC
12	GND	NC	NC	GND	NC	NC	GND
13	GPIOB6	GND	NC	NC	GND	NC	NC
14	GND	NC	NC	GND	NC	NC	GND
15	GPIOB7	GND	DVI2_TXC-	DVI2_TXC+	GND	DVI2_TX0-	DVI2_TX0+
16	GND	DVI2_TX2-	DVI2_TX2+	GND	DVI2_TX1-	DVI2_TX1+	GND

表格 11-17 VPX P3 for no PMC 2

NOTE:

GPIOB 板内有 100K 电阻上拉到 5V。

VPX-P3 接口引出的 DVI2 显示接口，不支持 BIOS 启动显示。

11.6.6 VPX P4 for XMC 2-J26

VPX 接口 P4 口是 1 个 7x16 薄片连接器，当焊接 PMC/XMC 2 时信号分配如下表：

Pin	G	F	E	D	C	B	A
1	MIC_LEFT	GND	J26-A5	J26-B5	GND	J26-D5	J26-E5
2	GND	J26-A7	J26-B7	GND	J26-D7	J26-E7	GND
3	MIC_RIGHT	GND	J26-A9	J26-B9	GND	J26-D9	J26-E9
4	GND	J26-A15	J26-B15	GND	J26-D15	J26-E15	GND
5	LINE IN LEFT	GND	J26-A17	J26-B17	GND	J26-D17	J26-E17
6	GND	J26-A19	J26-B19	GND	J26-D19	J26-E19	GND
7	LINE IN RIGHT	GND	J26-A1	J26-B1	GND	J26-D1	J26-E1
8	GND	J26-A3	J26-B3	GND	J26-D3	J26-E3	GND
9	LINE OUT LEFT	GND	J26-A11	J26-B11	GND	J26-D11	J26-E11
10	GND	J26-A13	J26-B13	GND	J26-D13	J26-E13	GND
11	LINE OUT RIGHT	GND	SRD1_TX-	SRD01_TX+	GND	SRD1_RX-	SRD1_RX+
12	GND	SRD0_TX-	SRD0_TX+	GND	SRD0_RX-	SRD0_RX+	GND
13	DVI1_HPD	GND	GETH0_DB-	GETH0_DB+	GND	GETH0_DA-	GETH0_DA+
14	GND	GETH0_DD-	GETH0_DD+	GND	GETH0_DC-	GETH0_DC+	GND
15	AUDIO GND	GND	GETH1_DB-	GETH1_DB+	GND	GETH1_DA-	GETH1_DA+
16	GND	GETH1_DD-	GETH1_DD+	GND	GETH1_DC-	GETH1_DC+	GND

表格 11-18 VPX P4 for XMC 2-J26

11.6.7 VPX P4 for no XMC 2

VPX 接口 P4 口是 1 个 7x16 薄片连接器，当不焊接 PMC/XMC 2 时信号分配如下表：

Pin	G	F	E	D	C	B	A
1	MIC_LEFT	GND	ETH_DA- or NC	ETH_DA+ or NC	GND	ETH_DC- or NC	ETH_DC+ or NC
2	GND	ETH_DB- or NC	ETH_DB+ or NC	GND	ETH_DD- or NC	ETH_DD+ or NC	GND
3	MIC_RIGHT	GND	USBI_TX-	USBI_TX+	GND	USBI_RX-	USBI_RX+
4	GND	USBC_D-	USBC_D+	GND	USBD_D-	USBD_D+	GND
5	LINE IN LEFT	GND	USBJ_TX-	USBJ_TX+	GND	USBJ_RX-	USBJ_RX+
6	GND	USBK_TX-	USBK_TX+	GND	USBK_RX-	USBK_RX+	GND
7	LINE IN RIGHT	GND	USBE_D-	USBE_D+	GND	NC	NC
8	GND	NC	NC	GND	SATA0_TX-	SATA0_TX+	GND
9	LINE OUT LEFT	GND	SATA0_RX-	SATA0_RX+	GND	SATA1_TX-	SATA1_TX+
10	GND	SATA1_RX-	SATA1_RX+	GND	NC	NC	GND
11	LINE OUT RIGHT	GND	SRD1_TX-	SRD01_TX+	GND	SRD1_RX-	SRD1_RX+
12	GND	SRD0_TX-	SRD0_TX+	GND	SRD0_RX-	SRD0_RX+	GND
13	DVI1_HPD	GND	GETH0 _DB-	GETH0 _DB+	GND	GETH0 _DA-	GETH0 _DA+
14	GND	GETH0 _DD-	GETH0 _DD+	GND	GETH0 _DC-	GETH0 _DC+	GND
15	AUDIO GND	GND	GETH1 _DB-	GETH1 _DB+	GND	GETH1 _DA-	GETH1 _DA+
16	GND	GETH1 _DD-	GETH1 _DD+	GND	GETH1 _DC-	GETH1 _DC+	GND

表格 11-19 VPX P4 for no XMC 2

NOTE:

ETH 网卡为板载 i210 网卡芯片引出，可以通过 BMC 设置为前出 RJ45 或者后传。

11.6.8 VPX P5 Pin-out

VPX 接口 P5 口是 1 个 7x16 薄片连接器，信号分配如下表：

Pin	G	F	E	D	C	B	A
1	USBC_PWR	GND	USBF_D-	USBF_D+	GND	COM2 TXD	COM2 RXD
2	GND	NC	USBF_PWR	GND	COM2 CTS	COM2 RTS	GND
3	USBD_PWR	GND	NC	NC	GND	J16-C1	J16-F1
4	GND	J16-C2	J16-C3	GND	J16-F2	J16-F3	GND
5	USBE_PWR	GND	J16-C4	J16-C5	GND	J16-F4	J16-F5
6	GND	J16-C6	J16-C7	GND	J16-F6	J16-F7	GND
7	DVI1_5V	GND	J16-C8	J16-C9	GND	J16-F8	J16-F9
8	GND	J16-C10	J16-C11	GND	J16-F10	J16-F11	GND
9	DVI2_5V	GND	J16-C12	J16-C13	GND	J16-F12	J16-F13
10	GND	J16-C14	J16-C15	GND	J16-F14	J16-F15	GND
11	DVI2_HPD	GND	J16-C16	J16-C17	GND	J16-F16	J16-F17
12	GND	J16-C18	J16-C19	GND	J16-F18	J16-F19	GND
13	DVI2_SCL	GND	PCIE_UART_TXD0	PCIE_UART_RXD0	GND	PCIE_UART_RTS0	PCIE_UART_CTS0
14	GND	PCIE_UART_TXD1	PCIE_UART_RXD1	GND	PCIE_UART_RTS1	PCIE_UART_CTS1	GND
15	DVI2_SDA	GND	PCIE_UART_TXD2	PCIE_UART_RXD2	GND	PCIE_UART_RTS2	PCIE_UART_CTS2
16	GND	PCIE_UART_TXD3	PCIE_UART_RXD3	GND	PCIE_UART_RTS3	PCIE_UART_CTS3	GND

表格 11-20 VPX P5 Pin-out

NOTE:

COM2 为 RS232 电平信号；

PCIE_UART 为 TTL 电平。

11.6.9 VPX P6 Pin-out

VPX 接口 P6 口是 1 个 7x16 薄片连接器，信号分配如下表：

Pin	G	F	E	D	C	B	A
1	NC	GND	J16-A5	J16-B5	GND	J16-D5	J16-E5
2	GND	J16-A7	J16-B7	GND	J16-D7	J16-E7	GND
3	NC	GND	J16-A9	J16-B9	GND	J16-D9	J16-E9
4	GND	J16-A15	J16-B15	GND	J16-D15	J16-E15	GND
5	NC	GND	J16-A17	J16-B17	GND	J16-D17	J16-E17
6	GND	J16-A19	J16-B19	GND	J16-D19	J16-E19	GND
7	NC	GND	J16-A1	J16-B1	GND	J16-D1	J16-E1
8	GND	J16-A3	J16-B3	GND	J16-D3	J16-E3	GND
9	USBG_PWR	GND	J16-A11	J16-B11	GND	J16-D11	J16-E11
10	GND	J16-A13	J16-B13	GND	J16-D13	J16-E13	GND
11	USBH_PWR	GND	USBG_D-	USBG_D+	GND	USBH_D-	USBH_D+
12	GND	COM1 TXD/RX+	COM1 RTS/RX-	GND	COM1 RXD/TX+	COM1 CTS/TX-	GND
13	DVI1_SCL	GND	DVI1_TXC-	DVI1_TXC+	GND	DVI1_TX0-	DVI1_TX0+
14	GND	DVI1_TX1-	DVI1_TX1+	GND	DVI1_TX2-	DVI1_TX2+	GND
15	DVI1_SDA	GND	SATA2_TX-	SATA2_TX+	GND	SATA2_RX-	SATA2_RX+
16	GND	SATA3_TX-	SATA3_TX+	GND	SATA3_RX-	SATA3_RX+	GND

表格 11-21 VPX P6 Pin-out

NOTE:

COM1 可以通过 BMC 设置为自回环，RS232(默认)，RS422 or RS485 模式。

文档末尾